

**Тема: ПРИНЦИП РАБОТЫ ГЕНЕРАТОРА ИМПУЛЬСОВ. ВРЕМЕННАЯ ДИАГРАММА. МУЛЬТИВИБРАТОРЫ.**

**Цель:** студенты должны изучить:

- виды импульсов;
- понятие генератора импульсов;
- основные характеристики генераторов импульсов;
- временные диаграммы генераторов прямоугольных импульсов;
- общие сведения про мультивибраторы.

**ПЛАН:**

1. Основные понятия и классификация импульсов.
2. Генераторы импульсов.
3. Мультивибраторы.

**Ключевые термины:**

- импульс;
- импульсный сигнал;
- импульсное устройство;
- форма сигнала;
- полярность сигнала;
- скважность;
- генератор импульсов;
- мультивибратор;
- одновибратор.

**1 ОСНОВНЫЕ ПОНЯТИЯ И КЛАССИФИКАЦИЯ ИМПУЛЬСОВ**

Импульсный режим работы электронного устройства характерен резкими изменениями токов и напряжений. Импульсный режим широко используется в устройствах как силовой, так и информативной электроники.

Импульсный режим работы устройств информативной электроники имеет следующие два важнейших преимущества:

- резко повышается помехоустойчивость, так как и при высоком уровне помех обычно не возникает проблемы отличить одно состояние схемы от другого, а именно состояние схемы определяет информацию о преобразуемом сигнале;
- информация о сигнале простым и естественным образом представляется в цифровой форме, что позволяет использовать большие и все возрастающие возможности цифровой обработки информации.

**Импульсом** электрической величины называется кратковременное воздействие (от единиц секунд до наносекунд) этих величин на нагрузку.

**Импульсные устройства** – это устройства, использующие и формирующие импульсные сигналы. Они классифицируются:

а) по форме

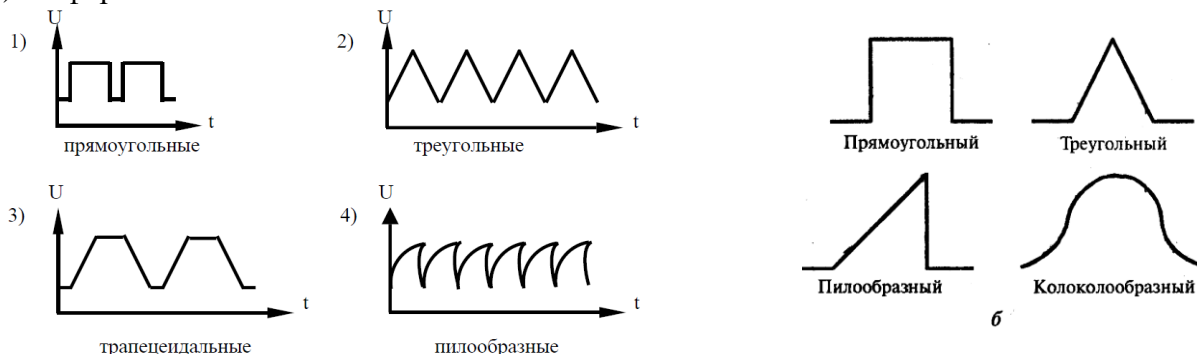


Рис. 1 – Классификация импульсных сигналов по форме

б) по полярности

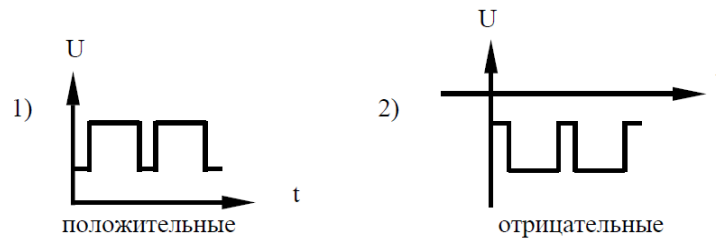


Рис. 2 – Классификация импульсных сигналов по полярности

Обратимся для примера к идеализированному импульсу, который называют трапецеидальным (рис. 2).

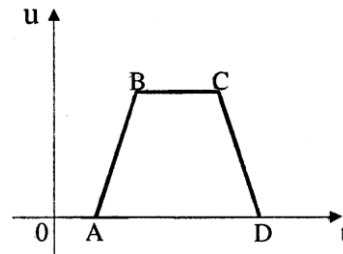


Рис. 2 - Виды идеализированных импульсов

Участок трапецеидального импульса АВ называют фронтом, участок ВС – вершиной, участок CD – срезом, отрезок AD – основанием. Иногда участок АВ называют передним фронтом, а участок CD – задним фронтом.

Более сложный по форме, приближенный к реальному, вид импульса показан на рис. 3, а.

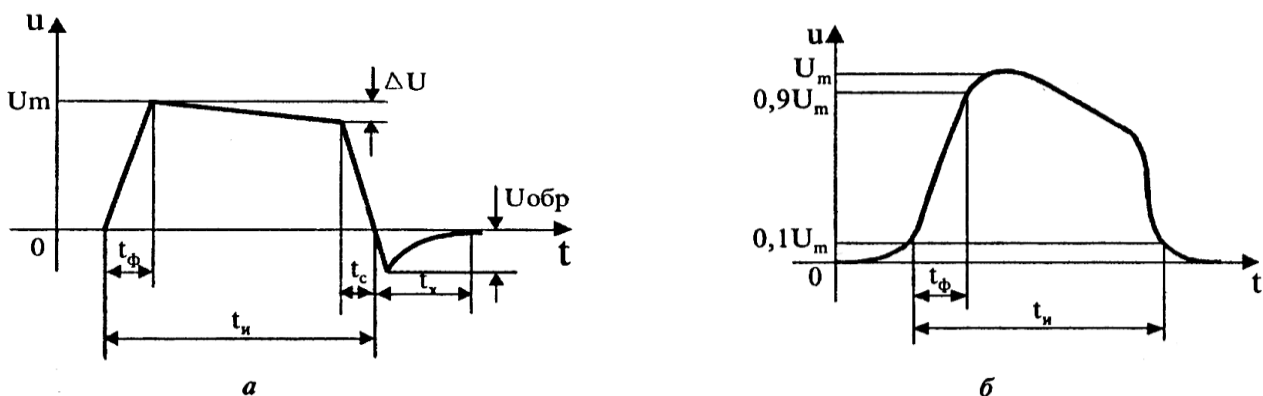


Рис. 3 - Характерные параметры импульса

Участок импульса, соответствующий отрицательному напряжению, называют хвостом импульса, или обратным выбросом.

Для величин, указанных на рис. 3, обычно используют следующие названия:

- $t_u$  – длительность импульса;
- $t_\phi$  – длительность фронта импульса;
- $t_c$  – длительность среза импульса;
- $t_x$  – длительность хвоста импульса;
- $U_m$  – амплитуда (высота) импульса;
- $\Delta U$  – спад вершины импульса;
- $U_{обр}$  – амплитуда обратного выброса.

При определении параметров реальных импульсов обычно нет возможности однозначно разделить импульс на характерные участки, поэтому в этих случаях параметры импульсов определяют исходя из тех или иных допущений. Например, длительность импульса и фронта импульса часто определяют так, как показано на рис. 3, б.

Обратимся к периодически повторяющимся импульсам (рис. 4).

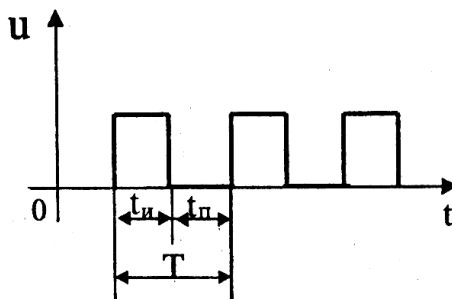


Рис. 4 - Временная диаграмма напряжения генератора прямоугольных импульсов

В этом случае используют следующие параметры:

- $T$  – период повторения импульсов;
- $f=1/T$  – частота повторения импульсов;
- $t_u$  – длительность импульса;
- $t_n$  – длительность паузы;
- $Q=T/t_u$  – скважность импульса;
- $K_з=1/Q=t_u/T$  – коэффициент заполнения.

## 2 ГЕНЕРАТОРЫ ИМПУЛЬСОВ

**Генераторы импульсов** - это устройства, которые преобразуют энергию постоянного тока в энергию импульсов, и предназначены для обеспечения импульсного режима систем, в которых кратковременное действие сигнала сменяется паузой.

Такой режим характеризуется:

- значительной мощностью сигнала в сравнении с мощностью устройства;
- уменьшением температурного параметрического влияния;
- увеличением пропускной возможности и помехоустойчивости;
- увеличением точности сигнала и надежности работы.

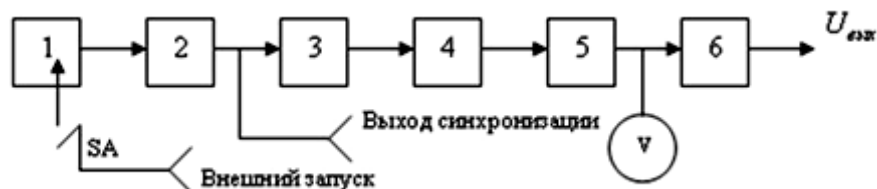


Рис. 5 - Структурная схема генератора импульсов

Условные обозначения:

- 1 – задающий генератор;
- 2 – 4 – формирователи импульсов;
- 5 – выходной усилитель;
- 6 – аттенюатор.

В генераторах импульсов задающий генератор 1 вырабатывает импульсы в заданном диапазоне частот, которые используются для запуска последующих узлов прибора. В качестве задающего генератора часто применяют блокинггенераторы, мультивибраторы, RC или LC-генераторы. Он может работать в режиме внешнего запуска. В этом случае RC- и LC-генераторы переводятся в режим усиления, а релаксационные — в ждущий режим.

Сформированные импульсы задающего генератора выводятся для синхронизации внешних устройств (осциллографы, генераторы, схемы), а также поступают в устройства задержки.

Схема задержки выдает импульсы, задержанные относительно импульсов задающего генератора. Задержанные импульсы служат для запуска схемы формирования импульсов 4. Величина задержки регулируется в широких пределах.

В схему задержки входят схемы фиксированной и плавной задержек. Фиксированная задержка выполняется на линиях задержки, плавная осуществляется на базе релаксационных схем, работающих в ждущем режиме.

Формирующее устройство 4 вырабатывает импульсы определенной формы и требуемой длительности с амплитудой, обеспечивающей нормальную работу выходного усилителя. Обычно для этих целей используют блокинг-генераторы, мультивибраторы или фантастроны.

Выходной усилитель представляет собой линейный усилитель мощности, в котором осуществляется регулировка амплитуды импульсов, изменение полярности и согласование формирующего устройства с нагрузкой.

Амплитуда импульсов измеряется пиковым вольтметром или сравнивающим устройством. В последнем случае в схему сравнения одновременно подаются измеряемые импульсы и известное регулируемое напряжение постоянного тока. Момент сравнения отмечается загоранием сигнальной лампочки.

Типовым представителем генераторов импульсов является релаксационный генератор (рис. 6), который работает по принципу заряда-разряда конденсатора.

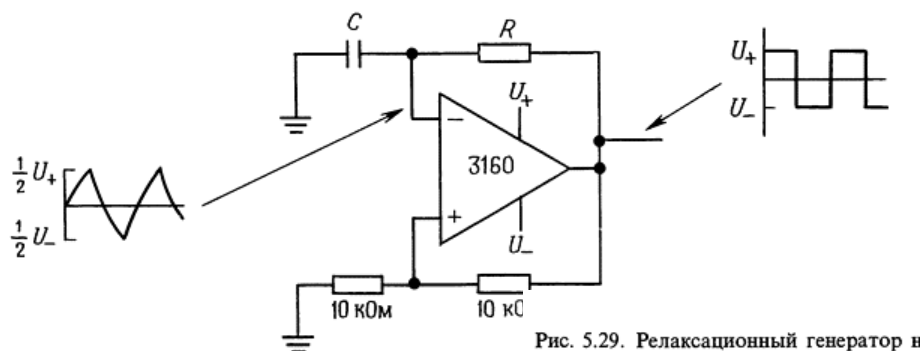


Рис. 6 - Схема релаксационного генератора на базе ОУ

**Пример 1:** Генератор импульсов генерирует сигналы, период которых  $T = 5$  мкс, а длительность импульса -  $t_{им} = 2$  мкс. Определить шероховатость импульсов генератора.

*Решение:* Шероховатость импульсов определяется из выражения  $q = \frac{T}{t_{им}} = 2,5$ .

### 3 МУЛЬТИВИБРАТОРЫ

**Мультивибраторы** - это генераторы релаксационного типа с прямоугольной формой импульсов, которые широко используются как задающие генераторы в системах управления.

Он является двухкаскадным усилителем на резисторах с положительной обратной связью, в котором выход каждого каскада соединен со входом другого.

Само название "мультивибратор" происходит от двух слов: "мульти" - много и "вибратор" - источник колебаний, поскольку колебания мультивибратора содержат большое число гармоник.

Мультивибратор может работать в **автоколебательном** режиме, режиме **синхронизации** и **ждущем** режиме.

В автоколебательном режиме мультивибратор работает как генератор с самовозбуждением, в режиме синхронизации на мультивибратор действует извне синхронизирующее напряжение, частота которого определяет частоту импульсов, ну а в ждущем режиме мультивибратор работает как генератор с внешним возбуждением.

#### **Принцип действия мультивибраторов .**

Усилительный элемент работает в ключевом режиме. При этом конденсаторы переключаются с заряда на разряд.

Когда конденсатор разряжается в цепи базы транзистора, в которой он включен, транзистор заперт, и на коллекторе формируется импульс. При этом другой транзистор открыт и соответствующий конденсатор заряжается.

Основным требованием, предъявляемым к форме прямоугольного импульса, формируемого мультивибратором, является получение высокой крутизны переднего фронта и заднего среза.

Наиболее простыми и часто используемыми схемами являются мультивибраторы на биполярных транзисторах с положительной обратной коллекторно-базовой связью, с эмиттерной связью. Кроме того, широко применяются мультивибраторы на логических элементах.

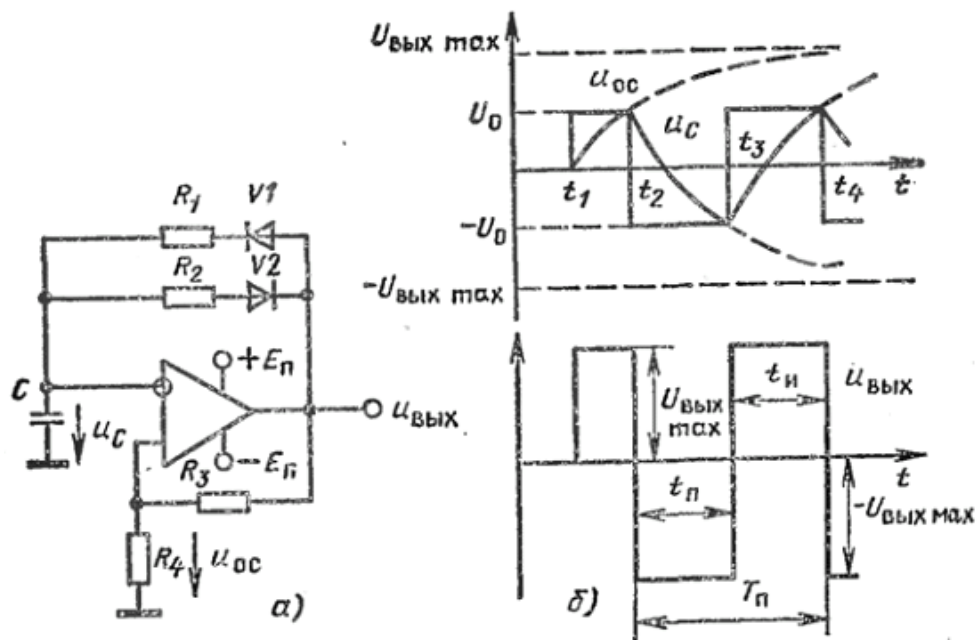


Рис. 7 - Схема (а) и временная диаграмма (б) мультивибратора на ОУ

Рассмотрим последовательно работу указанных схем в автоколебательном и ждущем режимах.

### Мультивибратор в автоколебательном режиме

На рис. 8 показана наиболее распространенная схема мультивибратора на транзисторах с емкостными коллекторно-базовыми связями, на рис. 9 - графики, поясняющие принцип его работы. Мультивибратор состоит из двух усилительных каскадов на резисторах. Выход каждого каскада соединен со входом другого каскада через конденсаторы  $C_1$  и  $C_2$ .

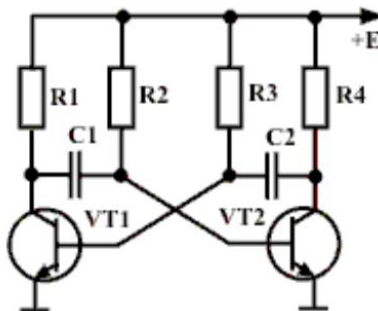


Рис. 8 - Мультивибратор на транзисторах с емкостными коллекторно-базовыми связями

Мультивибратор, у которого транзисторы идентичны, а параметры симметричных элементов одинаковы, называется **симметричным**. Обе части периода его колебаний равны и скважность равна 2.

**Скважность** - это отношение периода повторения к длительности импульса  $Q = T_w / t_u$ . Величина, обратная скважности называется **коэффициентом заполнения**. Так вот, если имеются различия в параметрах, то мультивибратор будет несимметричным.

Мультивибратор в автоколебательном режиме имеет два состояния квазиравновесия, когда один из транзисторов находится в режиме насыщения, другой - в режиме отсечки и наоборот. Эти состояния не устойчивые. Переход схемы из одного состояния в другое происходит лавинообразно из-за глубокой ПОС.

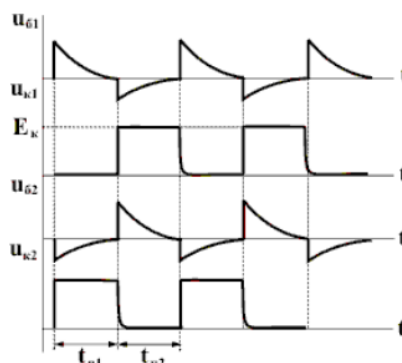


Рис. 9 - Графики, поясняющие работу симметричного мультивибратора

Допустим, при включении питания транзистор VT1 открыт и насыщен током, проходящим через резистор  $R_3$ . Напряжение на его коллекторе минимально. Конденсатор  $C_1$  разряжается. Транзистор VT2 закрыт и конденсатор  $C_2$  заряжается. Напряжение на конденсаторе  $C_1$  стремится к нулю, а потенциал на базе транзистора VT2 постепенно становится положительным и VT2 начинает открываться. Напряжение на его коллекторе уменьшается и конденсатор  $C_2$  начинает разряжаться, транзистор VT1 закрывается. Далее процесс повторяется до бесконечности.

Параметры схемы должны быть следующими:  $R_1=R_4$ ,  $R_2=R_3$ ,  $C_1=C_2$ .

### Ждущий мультивибратор

Мультивибратор, работающий в автоколебательном режиме и не имеющий состояния устойчивого равновесия, можно превратить в мультивибратор, имеющий одно устойчивое положение и одно неустойчивое положение. Такие схемы называются ждущими мультивибраторами или одновибраторами, одноимпульсными мультивибраторами, релаксационными реле или кипп-реле. Перевод схемы из устойчивого состояния в неустойчивое происходит путем воздействия внешнего запускающего импульса. В неустойчивом положении схема находится в течение некоторого времени в зависимости от её параметров, а затем автоматически, скачком возвращается в первоначальное устойчивое состояние.

Для получения ждущего режима в мультивибраторе, схема которого была показана на рис. 8, нужно выкинуть пару деталей и заменить их, как показано на рис. 10.

В исходном устойчивом состоянии транзистор VT1 закрыт. Когда на вход схемы приходит положительный запускающий импульс достаточной амплитуды, через транзистор начинает проходить коллекторный ток. Изменение напряжения на коллекторе транзистора VT1 передается через конденсатор  $C_2$  на базу транзистора VT2. Благодаря ПОС (через резистор  $R_4$ ) нарастает лавинообразный процесс, приводящий к закрыванию транзистора VT2 и открыванию транзистора VT1. В этом состоянии неустойчивого равновесия схема находится до тех пор, пока конденсатор  $C_2$  не разрядится через резистор  $R_2$  и проводящий транзистор VT1. После разряда конденсатора транзистор VT2 открывается, а VT1 закрывается и схема возвращается в исходное состояние.

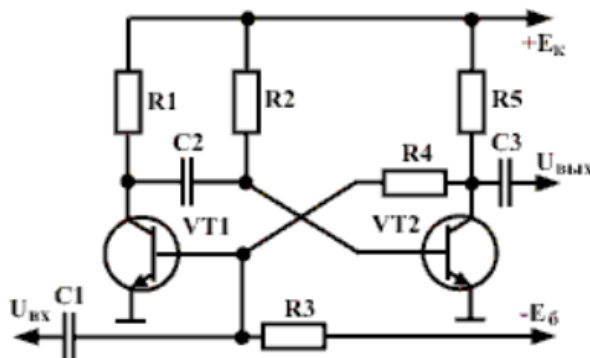


Рис. 10 - Ждущий мультивибратор

**Пример 2:** Период колебаний симметричного мультивибратора  $T = 10$  мкс. Сопротивление резистора во времязадающей цепи 10 кОм, передаточный коэффициент положительной обратной связи  $K_u = 2$ . Определить емкость конденсатора времязадающей цепи.

*Решение:* Емкость определяется из выражения: 
$$C = \frac{T}{2R \ln 3} = 4,55 \text{ нФ.}$$

### ВОПРОСЫ НА ЗАКРЕПЛЕНИЕ МАТЕРИАЛА:

1. Что такое импульс?
2. Назовите основные параметры импульса.
3. Что такое генератор импульсов?
4. Как определяется длительность импульса?
5. Что такое мультивибратор?
6. В каких режимах работает мультивибратор?
7. Как работает мультивибратор?
8. Какое отличие между симметричным и несимметричным мультивибратором?
9. Какой мультивибратор называется симметричным?
10. Как классифицируются импульсы?

## ДОМАШНЕЕ ЗАДАНИЕ:

### *Литература:*

1. Стахів П.Г., Коруд В.І. Основи електроніки з елементами мікроелектроніки: Навчальний посібник. - Львів: Магнолія плюс, 2006, с.106-112.

### *Самостоятельная проработка:*

1. Одновибраторы. Принцип работы одновибратора на операционном усилителе.

**Тема: ОСНОВНЫЕ ЭЛЕМЕНТЫ АЛГЕБРЫ-ЛОГИКИ. ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ. ЛОГИЧЕСКИЕ ФУНКЦИИ И ОСНОВНЫЕ ОПЕРАЦИИ, ТАБЛИЦЫ ИСТИННОСТИ.**

**Цель:** студенты должны изучить:

- основные понятия алгебры-логики;
- логические элементы;
- логические функции и основные логические операции;
- таблицы истинности для логических операций;
- схемотехническую реализацию элементов логики.

**ПЛАН:**

1. Логические элементы.
2. Схемы реализации логичных элементов.
3. Логические функции и элементы.

**Ключевые термины:**

- логический элемент;
- логический ноль;
- логическая единица;
- таблица истинности;
- логическое сложение;
- логическое умножение;
- логическое отрицание;
- логическая функция.

## 1 ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Элементарной базой цифровой техники являются логические элементы, которые компонуются вместе с запоминающими устройствами.

Логические элементы - это электронные схемы, которые отображают логические функции и оперируют логическими величинами, которые принимают только два значения: *логическую единицу* и *логический ноль*.

Логические элементы представляют собой электронные устройства, в которых обрабатываемая информация закодирована в виде двоичных чисел, отображаемых напряжением (сигналом) высокого и низкого уровня.

Логические элементы по режиму работы подразделяются на *статические* и *динамические*. Статические ЛЭ могут работать как в статическом, так и динамическом (импульсном) режимах. Статические элементы наиболее широко используются в современных микросхемах. Динамические ЛЭ могут работать только в импульсном режиме.

Логические элементы классифицируют также по типу применяемых транзисторов. Наибольшее распространение получили ЛЭ на биполярных и МДП - транзисторах и МДП – транзисторах. Кроме того, интенсивно разрабатываются ЛЭ на арсенид – галлиевых МЭП и ГМЭП – транзисторах. Для каждого из перечисленных типов ЛЭ существует число схемотехнических и конструктивно – технологических разновидностей.

Логические элементы выполняют логические операции, в следствии чего входная информация преобразуется за соответствующими логическими правилами. Эти правила описываются таблицами истинности для каждой логической операции, которые формируются на основе алгебры логики.

Основными являются следующие логические функции:

*Логическое сложение* (операция ИЛИ):  $F = A + B$ , читается «А или В». Эта операция означает, что сложное высказывание истинно, если истинно хотя бы одно из простых высказываний или истинны оба высказывания. Операцию логического сложения называют *дизъюнкцией*.



Функциональная таблица (таблица истинности) И		
A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

**Логическое умножение** (операция И):  $F = A * B$ , читается «А и В» Эта операция означает, что сложное высказывание истинно лишь тогда, когда истинны все простые высказывания. Операцию логического умножения называют *конъюнкцией*.

Функциональная таблица (таблица истинности) ИЛИ		
A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

**Логическое отрицание** (операция НЕ, *логическое отрицание*):  $F = A$ , читается «не А ». Эта операция означает, что результирующее высказывание истинно, если исходное ложно, и наоборот.

Функциональная таблица (таблица истинности) НЕ	
A	Q
0	1
1	0

**Конъюнкция** – логическое умножение (И) – and, &,  $\wedge$ .

**Дизъюнкция** – логическое сложение (ИЛИ) – or, |,  $\vee$ .

**Логическое отрицание** (НЕ) – not,  $\neg$ .

## 2 СХЕМЫ РЕАЛИЗАЦИИ ЛОГИЧНЫХ ЭЛЕМЕНТОВ

Основные логические функции могут быть реализованы с помощью электронных схем, называемых *логическими элементами*. Эти схемы имеют один или несколько входов и, как правило, один выход. Уровень напряжения на выходе логической схемы определяется уровнями напряжения на входах и характером реализуемой логической функции.

С помощью элементов, реализующих логические функции И, ИЛИ, НЕ можно создать цифровую схему, осуществляющую сколь угодно сложную логическую операцию. Поэтому такие элементы называют *базовыми*.

Существует множество базовых логических элементов, различающихся схемотехнической реализацией, конструкцией и технологией изготовления, напряжением питания, быстродействием, потребляемой мощностью и другими параметрами.

В интегральной схемотехнике используют элементы И-НЕ, а также ИЛИ-НЕ. Каждый из этих элементов позволяет реализовать все виды логических операций. Например, элемент НЕ легко получается как из элемента ИЛИ-НЕ, так и из элемента И-НЕ параллельным соединением входов.

На различных этапах развития цифровой техники использовались резистивно-транзисторная логика (РТЛ), диодно-транзисторная логика (ДТЛ), транзисторно-транзисторная логика (ТТЛ), эмиттерно-связанная логика (ЭСЛ), логика на МОП-транзисторах и т. д. Логики РТЛ и ДТЛ в настоящее время не применяются. Элементы ТТЛ-логики широко использовались в микросхемах малой и средней степени интеграции в 70–80 годы XX в.

Значительное распространение они имеют и теперь. Однако при построении современных цифровых систем большой и сверхбольшой степени интеграции (БИС и СБИС) доминирующей является КМОП-логика. Перспективными являются логические элементы на совмещенных биполярных и МОП-

транзисторах – БикМОП-логика. В таких элементах сочетаются преимущества биполярных и МОП-технологий.

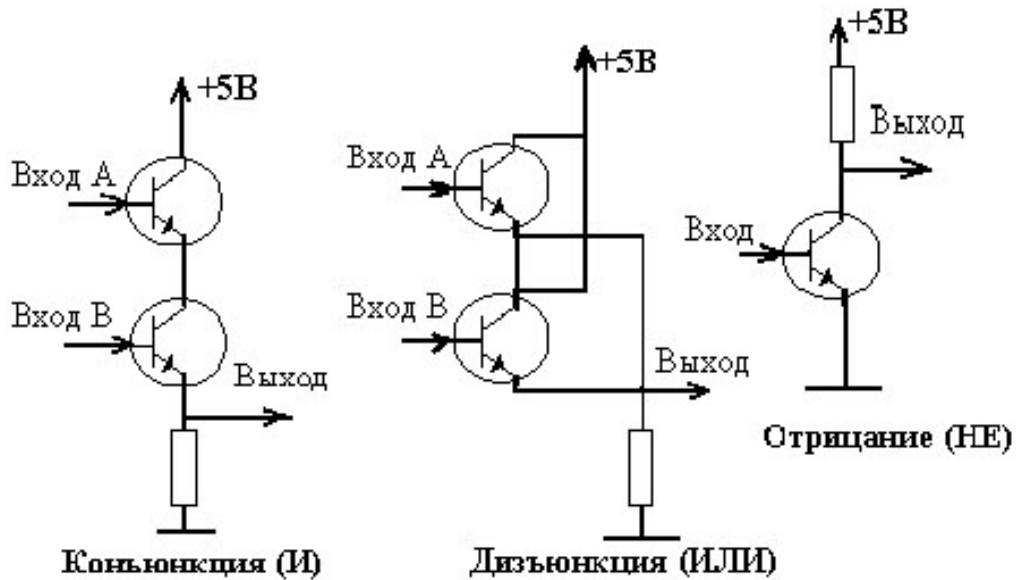


Рис. 1 - Реализация элементов булевой алгебры на базе транзисторов

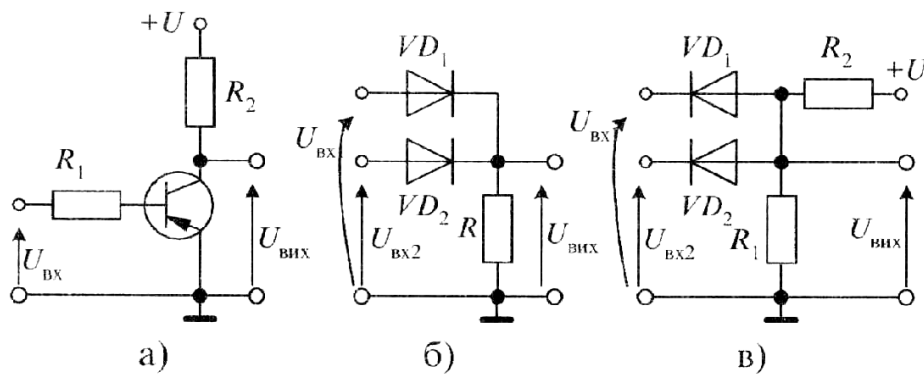


Рис. 2 - Схемная реализация логических элементов а) НЕ; б) ИЛИ; в) И

**Логический элемент НЕ** (рис. 2, а) выполнен с использованием транзисторного ключа. Величина напряжения питания имеет значение, которое соответствует логической единице. Если сигнал на входе  $U_{вх}$  транзистора по величине равен логической единице, то транзистор открыт и выходное напряжение равно  $U_{КЕ.нас}$ , которое по величине соответствует логическому нулю. И наоборот, если на входе транзистора сигнал равен логическому нулю, то транзистор закрыт и выходное напряжение  $U_{вых} = +U$ , что соответствует логической единице. Следовательно, логическая величина на выходе всегда будет противоположной к логической величине на входе.

**Логический элемент ИЛИ** (рис. 2, б) с диодами VD<sub>1</sub> и VD<sub>2</sub>. Напряжение на выходе такой схемы будет равно логической единице, если хотя бы на один из входов подастся напряжение ("+" к аноду диода), величина которого равна логической единице.

**Логический элемент И** тоже реализован схемой с использованием полупроводниковых диодов (рис. 2, в), в которой наложено условие, что  $R_1 \gg R_2$ . Напряжение на выходе элемента R<sub>1</sub> будет иметь значение  $U_{вых} \cong +U$  только тогда, когда все диоды будут закрыты, то есть на все входы будет подан сигнал, который соответствует логической единице.

### 3 ЛОГИЧЕСКИЕ ФУНКЦИИ И ЭЛЕМЕНТЫ

Логические операции, их таблицы истинности и схемное обозначение этих элементов приведены в таблице.

## Логічні функції та елементи

Логічна функція	Таблиця істинності	Схемне зображення															
Логічне множення $y = x_1 \wedge x_2$	<table border="1"> <thead> <tr> <th><math>x_1</math></th> <th><math>x_2</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	0	1	0	0	1	1	1	
$x_1$	$x_2$	$y$															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
Логічне додавання $y = x_1 \vee x_2$	<table border="1"> <thead> <tr> <th><math>x_1</math></th> <th><math>x_2</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	1	1	0	1	1	1	1	
$x_1$	$x_2$	$y$															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
Логічне заперечення $y = \bar{x}$	<table border="1"> <thead> <tr> <th><math>x</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	$x$	$y$	0	1	1	0										
$x$	$y$																
0	1																
1	0																

Логические выражения можно преобразовывать в соответствии с законами алгебры логики:

**Законы рефлексивности**

$$a \vee a = a$$

$$a \wedge a = a$$

**Законы коммутативности**

$$a \vee b = b \vee a$$

$$a \wedge b = b \wedge a$$

**Законы ассоциативности**

$$(a \wedge b) \wedge c = a \wedge (b \wedge c)$$

$$(a \vee b) \vee c = a \vee (b \vee c)$$

**Законы дистрибутивности**

$$a \wedge (b \vee c) = a \wedge b \vee a \wedge c$$

$$a \vee b \wedge c = (a \vee b) \wedge (a \vee c)$$

**Закон отрицания**

$$\neg(\neg a) = a$$

**Законы де Моргана**

$$\neg(a \wedge b) = \neg a \vee \neg b$$

$$\neg(a \vee b) = \neg a \wedge \neg b$$

**Законы поглощения**

$$a \vee a \wedge b = a$$

$$a \wedge (a \vee b) = a$$

На практике редко используются логические элементы, которые реализуют только одну логическую операцию. В основном логические элементы реализуют сложные логические функции. На рис. 3 приведены реализации сложных логических операций И-НЕ и ИЛИ-НЕ на основе простых логических элементов.

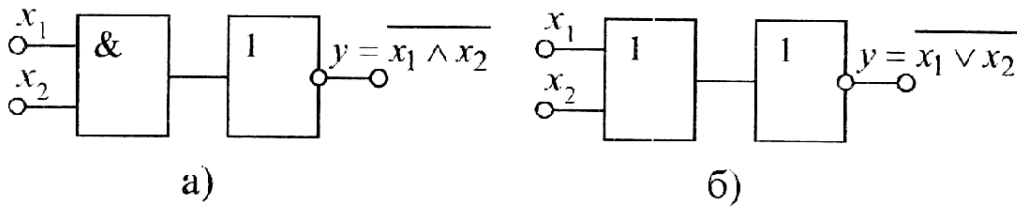


Рис. 3 - Схемная реализация сложных логических функций: а) И-НЕ; б) ИЛИ-НЕ

### ВОПРОСЫ НА ЗАКРЕПЛЕНИЕ МАТЕРИАЛА:

1. Объясните понятие логической величины.
2. Назовите основные логические функции и элементы, которые их реализуют.
3. Запишите таблицу истинности логической функции ИЛИ.
4. Запишите таблицу истинности логической функции И.
5. Запишите таблицу истинности логической функции НЕ.
6. Что такое сложный логический элемент?
7. Как создаются сложные логические функции?
8. Что такое конъюнкция?
9. Что такое дизъюнкция?
10. Что такое логическое отрицание?

### ДОМАШНЕЕ ЗАДАНИЕ:

#### Литература:

1. Стахів П.Г., Коруд В.І. Основи електроніки з елементами мікроелектроніки: Навчальний посібник. - Львів: Магнолія плюс, 2006, с.116-118.

#### Самостоятельная проработка:

1. Схемная реализация сложных логических функций.

**Тема: ДИОДНО-РЕЗИСТОРНЫЕ И ТРАНЗИСТОРНЫЕ ЛОГИЧЕСКИЕ СХЕМЫ.**

**Цель:** студенты должны изучить:

- диодно-резисторные логические схемы;
- транзисторные логические схемы;
- диодно-резисторную схему ИЛИ, И;
- логические схемы ИЛИ, И и НЕ;
- логические схемы на логических элементах.

### ПЛАН:

1. **Виды логических элементов.**
2. **Диодно-резисторные логические схемы.**
3. **Транзисторные логические схемы.**

### Ключевые термины:

- логические элементы;
- комбинационная схема;
- цифровой автомат;
- положительная логика;
- отрицательная логика;
- активный логический уровень;
- пассивный логический уровень.

## 1 ВИДЫ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Различают **комбинационные схемы** и **цифровые автоматы**.

В комбинационных схемах состояние на выходе в данный момент времени однозначно определяется состояниями на входах в тот же момент времени. Комбинационными схемами, например, являются логические элементы И, ИЛИ, НЕ и их комбинации. В цифровом автомате состояние на выходе определяется не только состояниями на входах в данный момент времени, но и предыдущим состоянием системы.

К цифровым автоматам относятся триггеры.

**Логическими элементами** называются элементы, выполняющие логические операции И, ИЛИ, НЕ и комбинации этих операций. Указанные логические операции можно реализовать с помощью контактно-релейных схем и с помощью электронных схем. В настоящее время в подавляющем большинстве применяется электронные логические элементы, причем электронные логические элементы входят в состав микросхем. Имея в распоряжении логические элементы И, ИЛИ, НЕ, можно сконструировать цифровое электронное устройство любой сложности. Электронная часть любого компьютера состоит из логических элементов.

Система простых логических функций, на основе которой можно получить любую логическую функцию, называется **функционально полной**.

Отсюда следует, что для построения логического устройства любой сложности достаточно иметь однотипные логические элементы, например, И-НЕ или ИЛИ-НЕ.

Логические элементы могут работать в режимах **положительной и отрицательной логики**. Для электронных логических элементов в режиме положительной логики логической единице соответствует высокий уровень напряжения, а логическому нулю - низкий уровень напряжения. В режиме отрицательной логики логической единице соответствует низкий уровень напряжения, а логическому нулю - высокий.

Для контактно-релейных схем в режиме положительной логики логической единице соответствует замкнутый контакт ключа или реле, а логическому нулю - разомкнутый. Светящийся индикатор (лампочка, светодиод) соответствует логической единице, а несветящийся - логическому нулю.

Логические элементы, реализующие для режима положительной логики операцию И, для режима отрицательной логики выполняют операцию ИЛИ, и наоборот. Так, например, микросхема, реализующая для положительной логики функции элемента 2И-НЕ, будет выполнять для отрицательной логики функции элемента 2ИЛИ-НЕ.

Функционально полными являются следующие пять систем:

1.  $Y = \overline{X}$  - отрицание (НЕ)  
 $Y = X1 \wedge X2$  - конъюнкция (И)  
 $Y = X1 \vee X2$  - дизъюнкция (ИЛИ)
2.  $Y = \overline{X}$  - отрицание (НЕ)  
 $Y = X1 \wedge X2$  - конъюнкция (И)
3.  $Y = \overline{X}$  - отрицание (НЕ)  
 $Y = X1 \vee X2$  - дизъюнкция (ИЛИ)
4.  $Y = \overline{X1 \wedge X2}$  - отрицание конъюнкции (И-НЕ) (штрих Шеффера)
5.  $Y = \overline{X1 \vee X2}$  - отрицание дизъюнкции (ИЛИ-НЕ)

Как правило, паспортное обозначение логического элемента соответствует функции, реализуемой "положительной логикой". Логические элементы И, ИЛИ, НЕ имеют один выход, число входов логических элементов И, ИЛИ может быть любым начиная с двух. Логические элементы И и ИЛИ, выпускаемые в составе микросхем, обычно имеют 2, 3, 4, 8 входов. В названии элемента первая цифра указывает число входов.

Прежде всего, рассмотрим реализацию логических элементов с помощью контактно-релейных схем. Рассмотрим логический элемент 2И. Он выполняет операцию логического умножения. На рисунке 1, а приведена контактно-релейная схема логического элемента 2И для режима положительной логики.

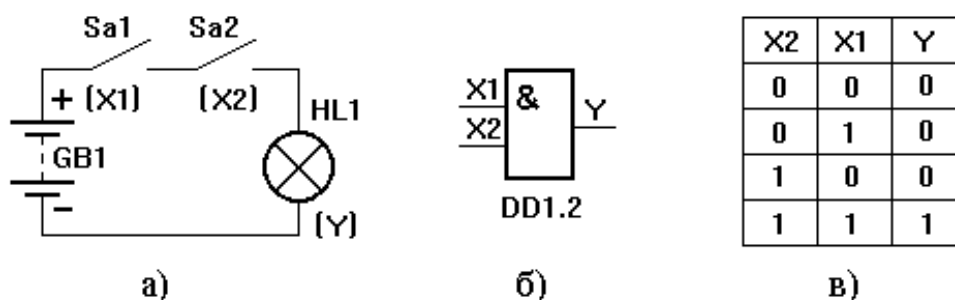


Рис. 1 - Контактно-релейная схема логического элемента 2И.

Обозначение логического элемента 2И на принципиальных схемах показано на рисунке 1, б. Знак & (амперсанта) в левом верхнем углу прямоугольника указывает, что это логический элемент И. Первые две буквы обозначения DD1.2 указывают на то, что это цифровая микросхема, цифра слева от точки указывает номер микросхемы на принципиальной схеме, а цифра справа от точки – номер логического элемента в составе данной микросхемы.

Функционирование логического элемента обычно задают таблицей истинности. Контактно-релейная схема логического элемента 2И (режим положительной логики) позволяет легко составить таблицу истинности этого элемента. Так как микросхема имеет для подачи входных сигналов два входа, то возможны  $2^2=4$  различных комбинации входных сигналов. Необходимо проанализировать состояние лампочки при различных положениях тумблеров Sa1, Sa2, т.е. рассмотреть 4 различных комбинации состояний тумблеров (рис. 1, в).

Введение понятия **активного логического уровня** существенно облегчает анализ функционирования сложных цифровых устройств. **Активным логическим уровнем** на входе элемента (логический ноль, логическая единица) называется такой уровень, который однозначно задает состояние на выходе элемента независимо от логических уровней на остальных входах элемента. Активный логический уровень на одном из входов элемента определяет уровень на его выходе. Уровни, обратные активным, называются пассивными логическими уровнями.

Активным логическим уровнем для элементов И является логический ноль. Пусть, например, имеем логический элемент 8И. Необходимо проанализировать  $2^8=256$  различных состояний для составления таблицы истинности этого элемента. Воспользуемся понятием активного логического уровня. Если хотя бы на одном из входов этого элемента будет активный логический уровень, то

состояние на выходе элемента определено однозначно и нет необходимости анализировать состояния на остальных входах элемента.

Таким образом, таблицу истинности логического элемента И можно свести к двум строчкам: на выходе этого элемента будет логическая единица, если на всех входах будут сигналы логической единицы и на выходе будет логический нуль, если хотя бы на одном из входов элемента будет сигнал логического нуля.

Логический элемент ИЛИ выполняет логическую операцию логического сложения  $y=x_1+x_2$ . Контактная-релейная схема элемента приведена на рисунке 2, а, а его условное обозначение – на рисунке 2, б. Знание контактно-релейной схемы элемента позволяет составить таблицу истинности (рис.2, в). Лампочка будет гореть, если замкнуты контакты хотя бы одного тумблера, т.е. активным логическим уровнем для элементов ИЛИ является уровень логической единицы.

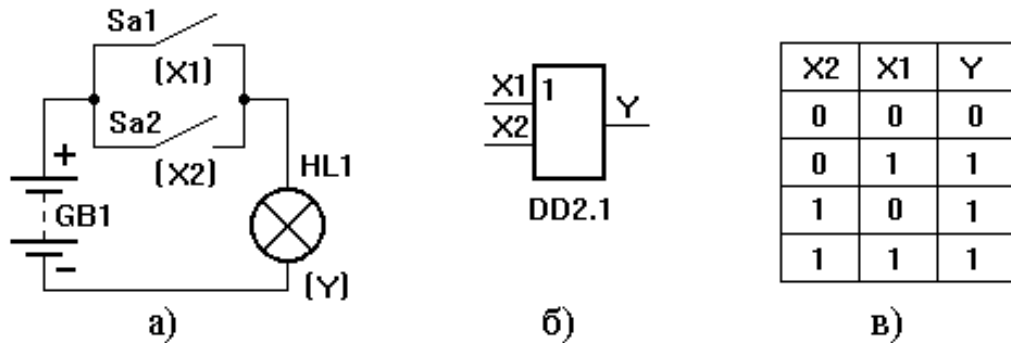


Рис. 2 - Контактная-релейная схема логического элемента ИЛИ.

Логический элемент НЕ выполняет операцию отрицания, и для этого элемента проще составить сразу таблицу истинности, а не вычерчивать сначала контактно-релейную схему, а затем по ней составлять таблицу истинности. Для логических элементов И и ИЛИ проще сначала вычертить контактно-релейную схему, а уже потом составлять таблицу истинности.

Напомним алгоритм работы электромагнитного реле с нормально замкнутыми контактами: при отсутствии электрического тока через обмотку реле контакты реле замкнуты, а при протекании достаточного тока через обмотку реле контакты реле разомкнуты. Контактная-релейная схема элемента НЕ приведена на рисунке 3, а, а его условное обозначение – на рисунке 3, б.

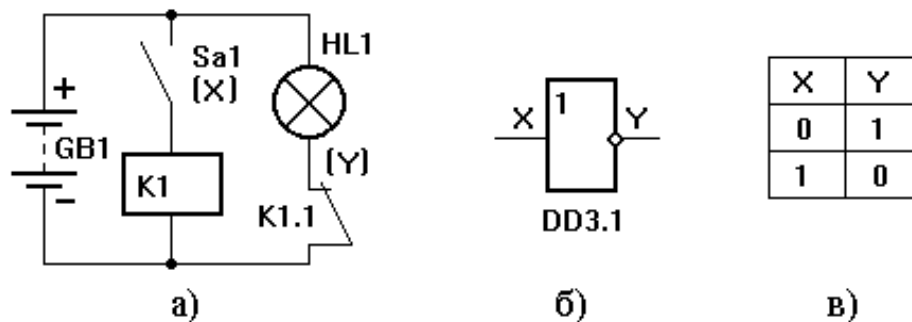


Рис. 3 - Контактная-релейная схема логического элемента НЕ.

Проанализируем работу контактно-релейной схемы логического элемента НЕ (рис. 3, а). Если контакты ключа Sa1 разомкнуты, то через обмотку K электромагнитного реле ток протекать не будет. Контакты K1.1 (цифра слева от точки указывает номер реле на принципиальной схеме, а цифра справа – номер контактной группы данного реле) будут замкнуты (электромагнитное реле с нормально замкнутыми контактами). Электрическая лампочка HL1 в этом случае будет гореть, что для режима положительной логики будет означать логическую единицу. При замкнутых контактах ключа Sa1 (на входе элемента логическая единица) через обмотку реле протекает ток, достаточный для размыкания контактов K1.1, поэтому лампочка перестает гореть (логический нуль). В результате анализа мы получили, что сигнал на выходе элемента противоположен сигналу на входе, т.е. если на входе элемента сигнал логической единицы, то на выходе элемента сигнал логического нуля и наоборот (рис. 3, в).

При анализе работы логических элементов следует помнить о **режиме** их работы (режим положительной или отрицательной логики). Логические элементы, реализующие для режима положительной логики операцию И, для режима отрицательной логики выполняют операцию ИЛИ и наоборот.

В практической работе широко используются комбинации логических элементов и особенно элементы И-НЕ и ИЛИ-НЕ. Рассмотрим подробнее контактно-релейную схему элемента 2ИЛИ-НЕ, приведенную на рисунке 4, а.

Условное обозначение элемента на принципиальных схемах показано на рисунке 4, б. Заполним таблицу истинности, приведенную на рисунке 4, в. Если оба ключа разомкнуты ( $X1=0$ ,  $X2=0$ ), то лампочка HL1 горит, что соответствует логической единице на выходе элемента ( $Y=1$ ). Замкнем контакты ключа Sa1 ( $X1=1$ ), оставляя ключ Sa2 разомкнутым ( $X2=0$ ). Лампочка HL1 в этом случае не горит ( $Y=0$ ). Если замкнут хотя бы один ключ, то лампочка не горит. Следовательно, активным логическим уровнем на входе элемента ИЛИ-НЕ является уровень логической единицы.

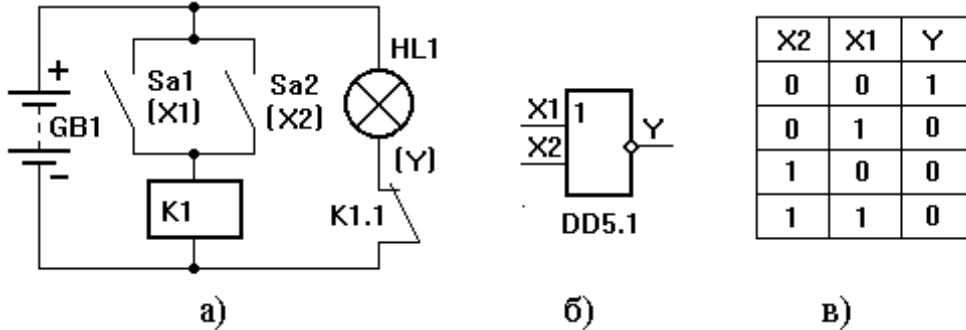


Рис. 4 - Контактно-релейная схема логического элемента 2ИЛИ- НЕ.

Для двух аргументов логического элемента возможны 16 логических функций. В данном пособии рассматриваются логические функции: логическое И, логическое ИЛИ, логическое НЕ, логическое И-НЕ, логическое ИЛИ-НЕ, сумма по модулю 2.

В таблице 1 приведены условные обозначения элементов 2И, 2ИЛИ, НЕ, 2И-НЕ, 2ИЛИ-НЕ, исключающее ИЛИ (сумма по модулю 2), условные обозначения выполняемых этими элементами логических операций, таблицы их истинности и контактно-релейные схемы.

Таблица 1

Название элемента	Условное обозначение элемента	Таблица истинности			Условное обозначение логической операции	Контактно-релейная схема
		X2	X1	Y		
2И		0	0	0	$X1 * X2$ $X1 \wedge X2$	
		0	1	0		
		1	0	0		
		1	1	1		
2ИЛИ		0	0	0	$X1 + X2$ $X1 \vee X2$	
		0	1	1		
		1	0	1		
		1	1	1		
НЕ		0	1	$\bar{X}$ $\neg X$		
		1	0			
2И-НЕ		0	0	1	$\overline{X1 * X2}$ $\neg(X1 \wedge X2)$	
		0	1	1		
		1	0	1		
		1	1	0		

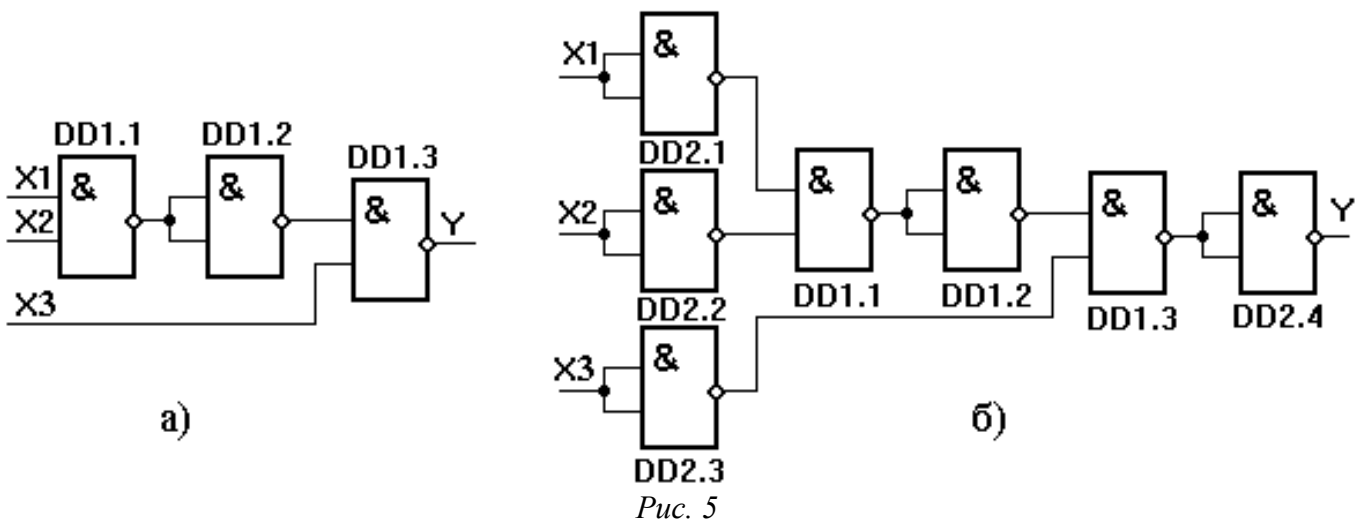


Название элемента	Условное обозначение элемента	Таблица истинности			Условное обозначение логической операции	Контактно-релейная схема
		X2	X1	Y		
2ИЛИ-НЕ		0	0	1	$\overline{X1+X2}$ $\neg(X1 \vee X2)$	
		0	1	0		
		1	0	0		
		1	1	0		
Исключающее ИЛИ		0	0	0	$X1 \oplus X2$	
		0	1	1		
		1	0	1		
		1	1	0		

При анализе контактно-релейной схемы элемента исключающее ИЛИ необходимо учитывать, что положения переключателей SA1 и SA2 в таблице 1 соответствуют логическим единицам (верхнее положение подвижного контакта переключателя соответствует логической единице), т.е. X1=1 и X2=1. Лампочка HL1 горит лишь в том случае, когда подвижный контакт одного из переключателей находится в верхнем положении, а подвижный контакт второго переключателя в нижнем положении. Из анализа работы данной контактно-релейной схемы получаем таблицу истинности элемента исключающее ИЛИ.

**Пример 1:** имея в распоряжении логические элементы 2И-НЕ, сконструировать устройство, реализующее операцию 3ИЛИ-НЕ для режима положительной логики.

Эту задачу решим в два этапа. Сначала сконструируем устройство, выполняющее операцию 3И-НЕ для режима положительной логики (рис. 5, а), а потом на входах и выходе элемента 3И-НЕ установим логические элементы НЕ (рис. 5, б).



## 2 ДИОДНО-РЕЗИСТОРНЫЕ ЛОГИЧЕСКИЕ СХЕМЫ

По мере развития вычислительной техники электронные логические элементы совершенствовались. Рассмотрим принципиальную схему логического элемента 2И (рис. 6, а), построенного на диодах и резисторах. Для простоты рассмотрения будем считать, что напряжение логического «0» на входе элемента равно 0 В, а напряжение логической «1» - 5 В. Внутреннее сопротивление вольтметра значительно больше сопротивления резистора R1.

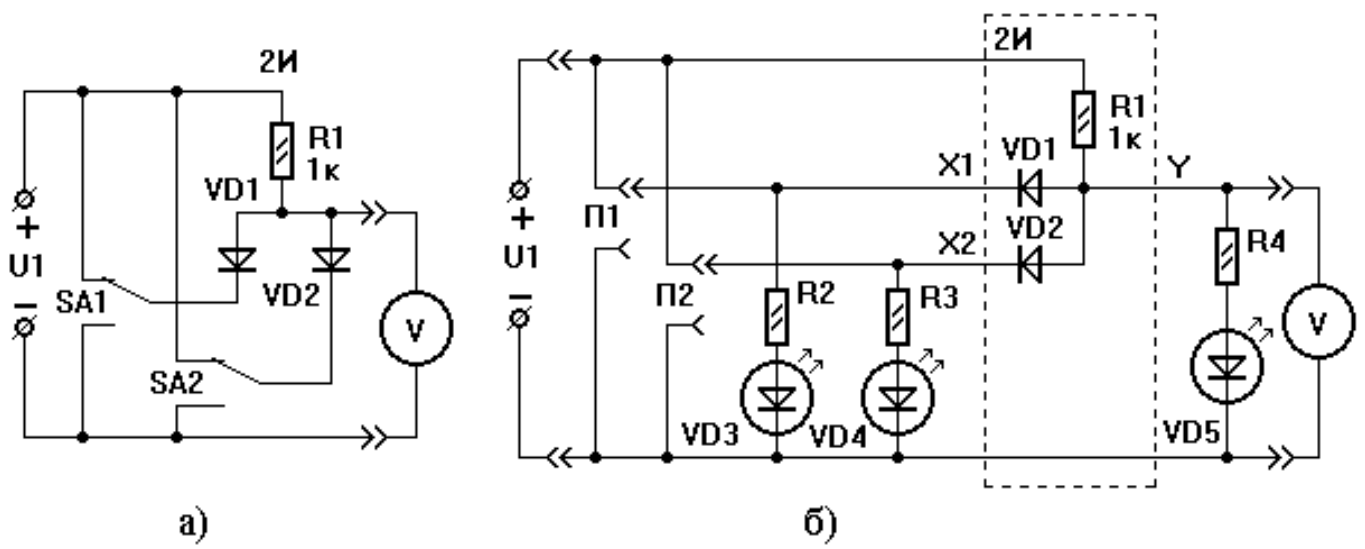


Рис. 6

Вспомним особенности вольтамперной характеристики полупроводникового кремниевого диода небольшой мощности. При обратном напряжении ток, протекающий через диод, составляет десятые доли микроампера. Напряжение на диоде при протекании через него в прямом направлении тока в десятки миллиампер, равно приблизительно 0,7-0,8 В. Определим примерно параметры логических уровней на выходах данного элемента, если на входе действуют логические уровни с указанными ранее параметрами. Если на оба входа поданы напряжения логических «1», то токи через диоды VD1 и VD2 не протекают, и напряжение на выходе элемента при условии, что сопротивление нагрузки значительно больше сопротивления резистора R1, будет примерно равно напряжению питания. Если хотя бы один из входов элемента соединить с минусовым проводом источника питания, то на выходе элемента в случае кремниевых диодов будет напряжение 0,7 - 0,8 В (зависит от сопротивления резистора R1 и напряжения источника питания).

**Примечание:** для рассмотренного логического элемента логическая «1» на входе будет, если вход никуда не подключен или подключен к плюсовому выводу источника питания.

На рисунке 6, б приведена схема простого и удобного в работе стенда для исследования диодно-резистивного логического элемента 2И. Светодиоды VD3 - VD5 являются индикаторами логических сигналов на входах и выходе логического элемента. Вольтметр V позволяет определить напряжения логической единицы и логического нуля. Для диодно-резистивного логического элемента 2И напряжение логического нуля на выходе примерно 0,7-0,8 В, а напряжение логической единицы чуть меньше напряжения на зажимах источника питания (определяется соотношением сопротивлений резистора R1 и нагрузки).

На рисунках 7, а и 7, б приведены схемы для исследования диодно-резистивного логического элемента 2ИЛИ. Для этого элемента напряжение логического нуля на выходе равно 0 В, а напряжение логической единицы равно напряжению питания минус 0,7-0,8 В.

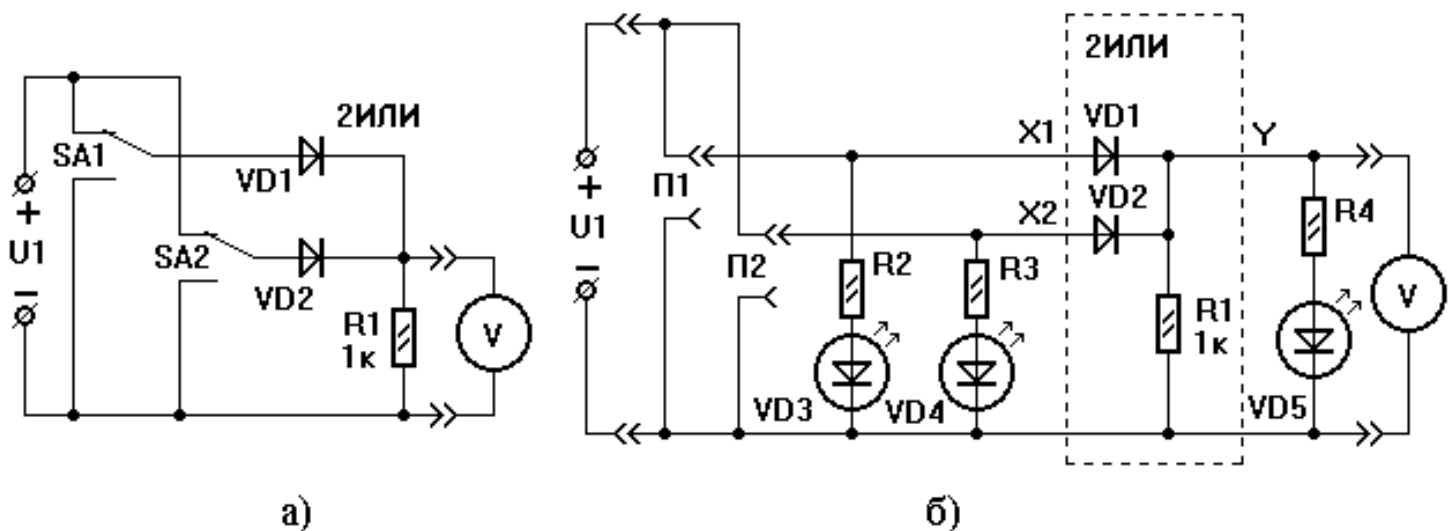


Рис. 7

### 3 ТРАНЗИСТОРНЫЕ ЛОГИЧЕСКИЕ СХЕМЫ

Следующим этапом совершенствования элементной базы цифровой техники было создание логических элементов *диодно-транзисторной логики*.

Рассмотрим принципиальную схему логического элемента 2И-НЕ диодно-транзисторной логики (рис. 8, а).

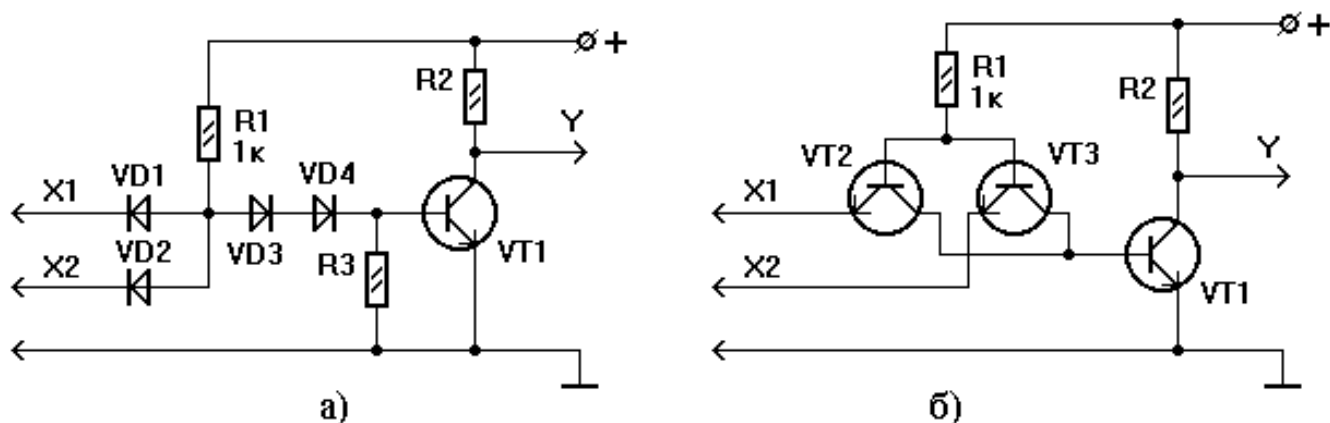


Рис. 8

Для понимания принципа работы логического элемента 2И-НЕ диодно-транзисторной логики необходимо знать, какой вид имеет зависимость тока коллектора транзистора от напряжения база-эмиттер при постоянном напряжении эмиттер-коллектор. Эта характеристика имеет примерно такой же вид, как и прямая ветвь вольтамперной характеристики полупроводникового диода. Для кремниевых транзисторов при напряжении база-эмиттер (в прямом направлении) менее 0,5 В ток в цепи коллектор-эмиттер практически равен нулю при любых допустимых напряжениях коллектор-эмиттер (транзистор закрыт, сопротивление между коллектором и эмиттером закрытого транзистора VT1 может достигать единиц МОм). При незначительном увеличении напряжения база-эмиттер (в прямом направлении) более 0,5 В ток коллектора значительно увеличивается, говорят, что транзистор открывается.

Диоды VD1, VD2 и резистор R1 (рис. 8, а) образуют логический элемент 2И. Роль инвертора выполняет транзистор VT1. Если транзистор закрыт, то ток в цепи: плюс источника питания, резистор R2, коллектор-эмиттер транзистора VT1, минус источника питания не протекает и напряжение между эмиттером и коллектором транзистора будет равно напряжению на зажимах источника питания. Диоды VD3, VD4 необходимы для надежного закрытия транзистора VT1, когда хотя бы на одном из входов элемента было напряжение логического нуля.

Если на обоих входах X1, X2 присутствуют сигналы логических единиц, транзистор VT1 открывается током базы, протекающим по цепи: плюс источника питания, резистор R1, диоды VD3, VD4, переход база-эмиттер транзистора VT1, минус источника. На выходе элемента будет напряжение 0,1-0,2 В, что соответствует логическому нулю.

На рисунке 8, б приведен вариант логического элемента 2И-НЕ на транзисторах. Инвертор на транзисторе VT1 не обеспечивает большую нагрузочную способность, поэтому в качестве инверторов применяют более сложные схемы. Сложный инвертор в микросхемах транзисторно-транзисторной логики будет рассмотрен чуть позже. Сейчас остановимся на принципе работы инверторов, схемы которых приведены на рисунке 9.

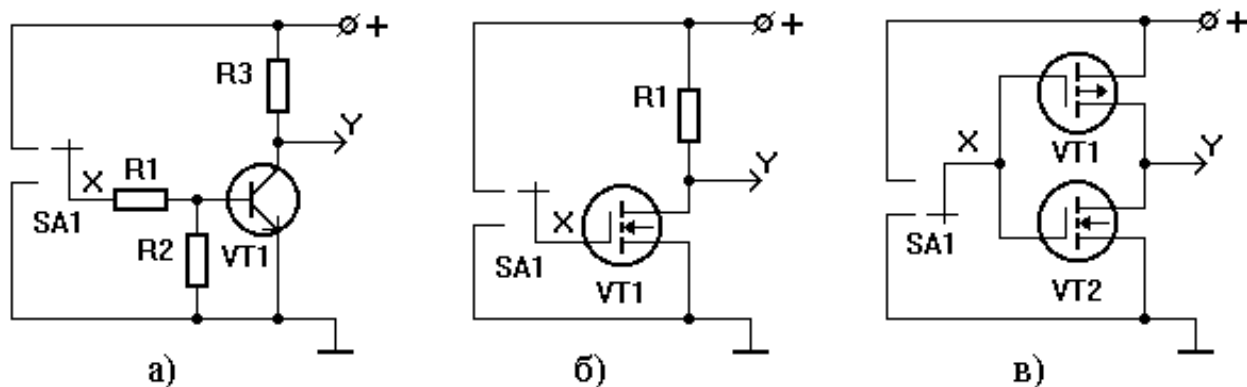


Рис. 9

Рассмотрим делитель напряжения (делитель напряжения источника питания) образованного резистором R3 и цепью коллектор-эмиттер транзистора VT1 (рис. 9, а). Если на входе элемента логическая единица (подвижный контакт переключателя SA1 в верхнем положении), то транзистор VT1 открыт и в его коллекторной цепи протекает ток. Напряжение между коллектором и эмиттером транзистора составляет десятые доли вольта (не более 0,4 В). При логическом нуле на входе элемента транзистор закрыт и напряжение на выходе элемента равно напряжению питания, что соответствует логической единице.

На рисунках 9, б и 9, в приведены схемы инверторов с использованием полевых транзисторов. Напомним устройство и принцип действия полевых транзисторов. Существуют следующие виды полевых транзисторов: полевые транзисторы с управляющим р-п переходом, полевые транзисторы с изолированным затвором со встроенным каналом, полевые транзисторы с изолированным затвором с индуцированным каналом.

### ВОПРОСЫ НА ЗАКРЕПЛЕНИЕ МАТЕРИАЛА:

1. Что такое логический элемент?
2. Что такое комбинационная схема?
3. Что такое цифровой автомат?
4. Какая логика называется положительной?
5. Какая логика называется отрицательной?
6. Назовите основные функции диодно-резисторной логики.
7. Назовите основные функции диодно-транзисторной логики.
8. Назовите основные функции транзисторно-транзисторной логики.
9. Что такое инвертор?
10. Как строится инвертор с помощью транзисторов?

### ДОМАШНЕЕ ЗАДАНИЕ:

#### Литература:

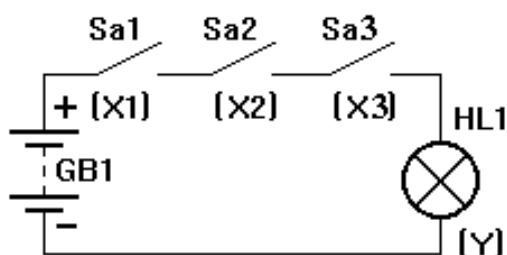
1. Криштафович А.К. Промышленная электроника: Учебник для учащихся техникумов. – М.: Высшая школа, 1984. с. 310-324.

#### Самостоятельная проработка:

1. Логические схемы на магнитных элементах.

#### Практическое задание:

1. Какую логическую операцию выполняет контактно-релейная схема, приведенная на рисунке.



*Решение:* Правильным ответом в этой задаче будет следующий. Указанная контактно-релейная схема выполняет операцию 3И для режима положительной логики и 3ИЛИ для режима отрицательной логики (решение обосновать самостоятельно).

**Тема: ТРИГГЕРЫ. СЧЕТЧИКИ. РЕГИСТРЫ.**

**Цель:** студенты должны изучить:

- классификацию триггеров;
- принцип действия основных видов триггеров;
- функциональные схемы основных видов триггеров;
- классификацию счетчиков;
- принцип действия счетчиков импульсов;
- общие сведения о регистрах;
- принцип действия параллельных, последовательных и параллельно-последовательных регистров.

**ПЛАН:**

1. Классификация триггеров.
2. Классификация счетчиков.
3. Регистры.

**Ключевые термины:**

- триггер;
- RS триггер;
- D триггер;
- JK триггер;
- T триггер;
- регистр;
- реверсивный регистр;
- сдвиговый регистр;
- счетчик;
- двоичный счетчик;
- счетчик импульсов.

**1 КЛАССИФИКАЦИЯ ТРИГГЕРОВ**

В качестве устройства, запоминающего информацию в элементах, используют триггер - логический элемент, обладающий двумя устойчивыми состояниями.

Одному из этих состояний приписывается значение 1, а другому 0. Состояние триггера распознается по его выходному сигналу. Под влиянием входного сигнала триггер может скачкообразно переходить из одного устойчивого состояния в другое, при этом скачкообразно изменяется уровень напряжения его выходного сигнала.

Для удобства использования в схемах вычислительных устройств триггеры обычно имеют два выхода: прямой Q (называется также «выход 1») и инверсный Q («выход 0»). В единичном состоянии триггера на выходе Q высокий уровень сигнала, а в нулевом — низкий. На выходе Q наоборот.

Схемы триггеров можно разделить на несколько типов: с установочными входами — RS-триггер с раздельной установкой 0 и 1, со счетным входом - T-триггер счетный, а также D-триггер задержки, универсальный JK-триггер и др.

Если хотя бы по одному входу информация в триггер заносится принудительно под воздействием синхронизирующего сигнала, то триггер называется синхронизируемым (синхронным). Если занесение информации в триггер по любому входу производится без синхронизирующего сигнала, то триггер называется несинхронизируемым (асинхронным).

Название триггеров определяется первыми буквами английских слов: S (set — установить); R (reset — выключить); T (toggle - релаксатор); J (jerk - резко включить) ; K (kill — резко выключить); D (delay — задержка). Выходной сигнал триггера принято обозначать буквой Q.

**RS-триггеры с раздельной установкой 0 и 1.** Простейший RS-триггер имеет два входа: R и S. При комбинации входных сигналов  $S = 1, R = 0$  триггер устанавливается в единичное состояние  $Q = 1$ , при входных сигналах  $S=0, R = 1$  — в состояние  $Q = 0$ , при  $R = 0, S = 0$  триггер сохраняет свое

состояние. Если на входы R и S подать 1, то его выходной сигнал не определен, так как триггер при этом находится в неустойчивом состоянии. В связи с этим комбинация входных сигналов  $R = 1, S = 1$  для RS-триггера является запрещенной.

На рисунке 1, а — г приведены принципиальные схемы RS-триггеров, реализованных на элементах И—НЕ, ИЛИ—НЕ, их обозначение на функциональных и принципиальных схемах и временные диаграммы сигналов.

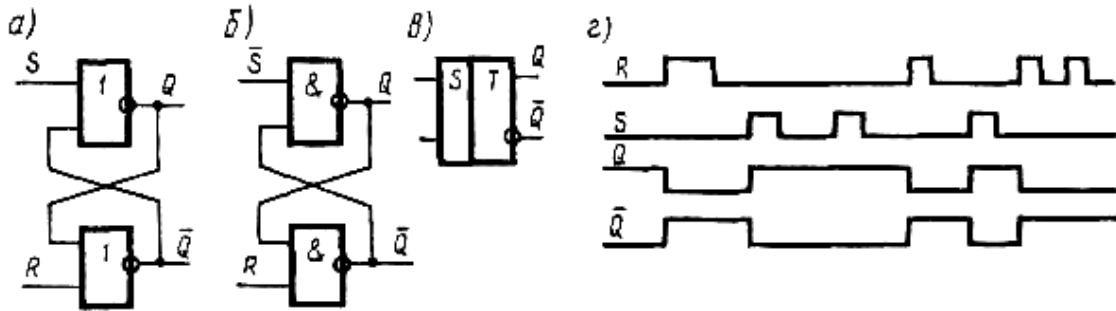


Рис. 1

Синхронный (тактируемый) RS-триггер имеет управляющий сигнал C на входе (clock - основная синхронизация), который при  $C = 1$  разрешает переключение по закону RS-триггера, при  $C = 0$  триггер сохраняет свое состояние.

Схема и временные диаграммы тактируемого синхронного RS-триггера приведены на рисунке 2, а, б.

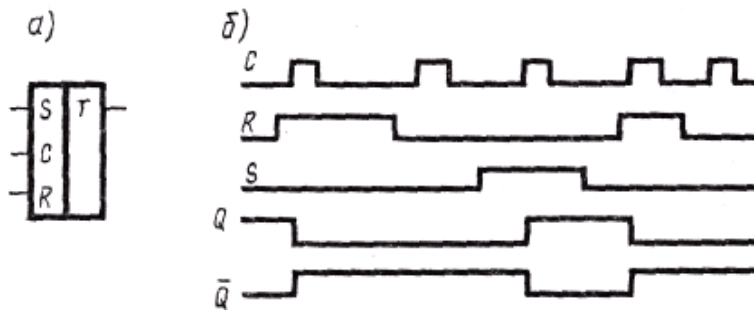


Рис. 2

**D-триггер задержки.** D-триггер имеет один информационный вход и вход для синхронизирующего импульса C. Основное назначение D-триггера — задержка и хранение сигнала, поданного на вход при  $C = 1$ .

Разновидностью D-триггера является DV-триггер, в котором по управляющему входу V (valve - вентиль) разрешается переключение при  $V = 1$  или триггер не реагирует на изменение входных сигналов при  $V = 0$ . На рис. 3, а, б приведены схема D-триггера и временные диаграммы, поясняющие его работу.

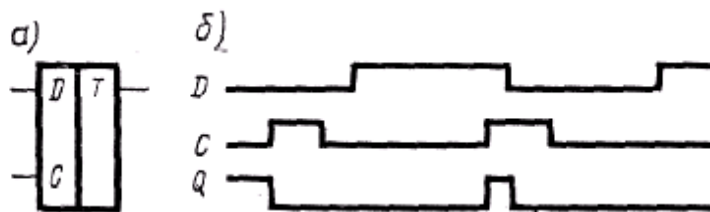


Рис. 3

Широко применяют D-триггеры с динамическим управлением (типа К155ТМ2). Выходной сигнал таких триггеров переключается только во время фронта тактирующего сигнала C на входе. Направление изменения сигнала C, при котором записывается информация, определяется наклоном черты на входе триггера с динамическим управлением записью. Схема такого D-триггера и его временные диаграммы приведены на рисунке 4 а, б.

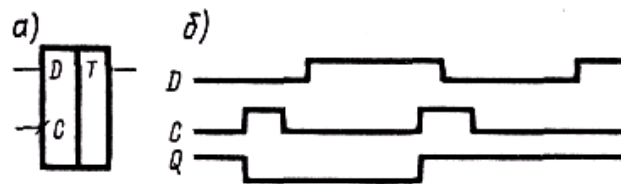


Рис. 4

**JK-триггер универсальный.** JK-триггер работает по правилу RS-триггера и отличается от последнего тем, что комбинация сигналов  $J = K = 1$  не является запретной. При этих сигналах JK-триггер изменяет свое состояние на обратное тому, в котором он находился. Реализуется JK-триггер обычно по двухступенчатой схеме (рис. 5 а). При  $C = 1$  входная информация записывается в триггер Т1, при  $C = 0$  информация с триггера Т1 переписывается в триггер Т2. (Условное обозначение триггера и временные диаграммы приведены на рис. 5 б, в.)

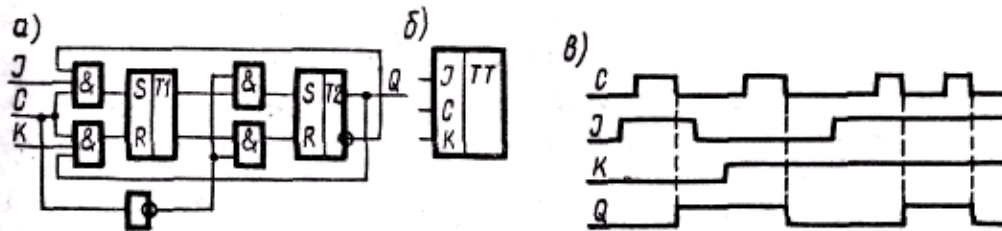


Рис. 5

**T-триггер счетный.** Он изменяет свое состояние с приходом каждого входного импульса. T-триггер может быть реализован на основе JK-триггера. При  $J = K = 1$  сигналы C и T на входе становятся эквивалентны, а JK-триггер работает как счетный (рис. 6).

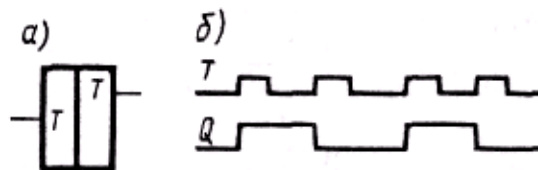


Рис. 6

На основе рассмотренных триггеров и логических схем можно реализовать различные блоки и устройства ЭВМ. К наиболее распространенным следует отнести регистры, счетчики, дешифраторы, шифраторы, мультиплексоры, сумматоры и арифметическо-логические устройства.

## 2 КЛАССИФИКАЦИЯ СЧЕТЧИКОВ

**Счетчик** - узел, подсчитывающий количество электрических импульсов на его входе. На рисунке 7 а, б приведены схемы двоичного счетчика, построенного на T-триггерах, и диаграмма напряжений на выходах Q1-Q4 триггеров. После подсчета 16 импульсов на выходе счетчика установится код 0000. Считается что такой счетчик имеет коэффициент пересчета 16.

Изменить коэффициент пересчета можно изменив число триггеров или введя обратные связи между ними. Двоично-десятичные счетчики, например, устанавливаются в исходное нулевое состояние после подсчета десяти импульсов. Логическими связями между триггерами можно обеспечить вычитание 1 из первоначального кода с приходом очередного входного импульса.

Счетчики используются в ЭВМ для образования последовательностей адресов команд, для подсчета числа циклов выполнения операций и т. п.

Счетчики принято подразделять на суммирующие, вычитающие и реверсивные.

На рисунке 8 (а — функциональная схема; б — временная диаграмма) приведены схема несинхронизируемого четырехразрядного двоичного суммирующего счетчика с последовательным переносом и временная диаграмма его работы.

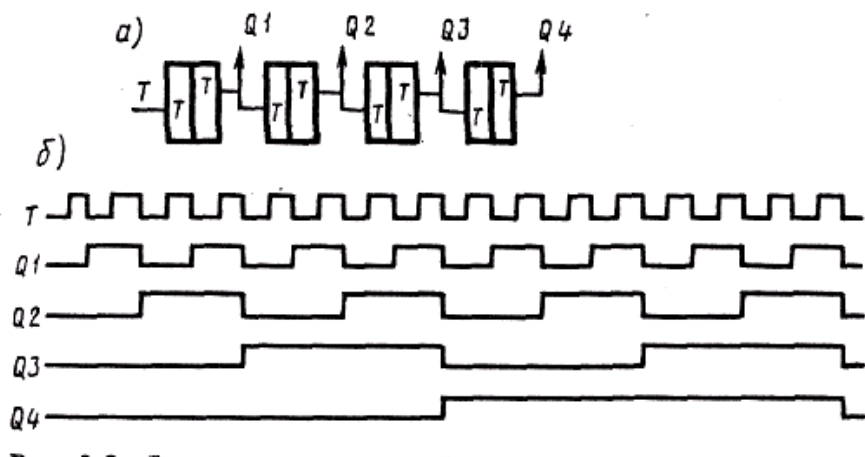


Рис. 7

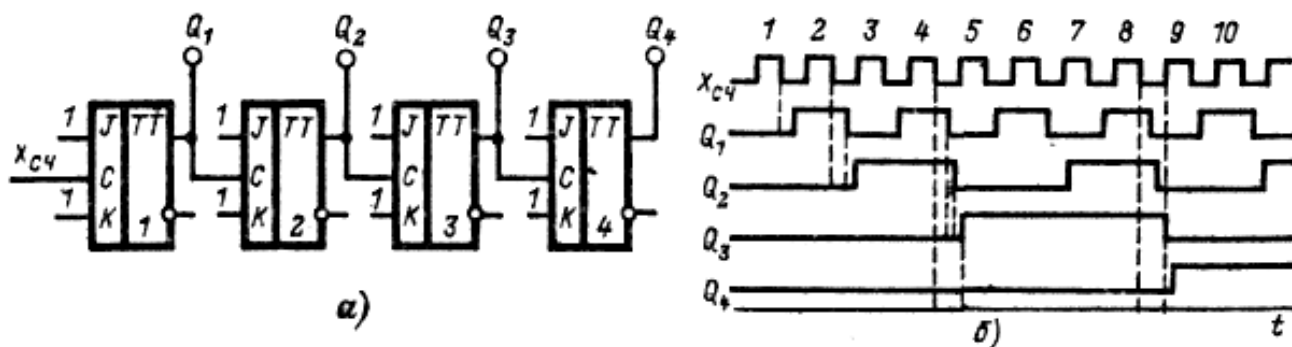


Рис. 8

Таблица 1 показывает состояния, в которых находятся триггеры счетчика при воздействии серии входных сигналов  $X_{сч}$ .

Таблица 1 - Таблица состояний двоичного счетчика

$X_{сч}$	$Q_4$	$Q_3$	$Q_2$	$Q_1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1

$X_{сч}$	$Q_4$	$Q_3$	$Q_2$	$Q_1$
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Здесь на входы J и K JK-триггеров подаются сигналы 1. Выход каждого предыдущего триггера  $Q_{n-1}$  соединены со входом синхронизации  $C_n$  последующего триггера. Каждый JK-триггер в счетчике выполняет функцию несинхронизируемого триггера со счетным входом. По спаду единичного входного сигнала изменяется состояние триггера младшего разряда счетчика на противоположное (т. е. реализуется сложение по модулю 2 в этом разряде). В последующих разрядах аналогичное действие производит сигнал переноса.

Обычно счетчик имеет цепь установки в нулевое состояние (сброс триггеров в 0). Однако начальное состояние счетчика необязательно нулевое. Начальное состояние может устанавливаться передачей в счетчик кода некоторого числа, и с него уже будет начинаться операция счета единиц. Такой режим работы счетчика необходим, например, при образовании последовательности адресов команд при заданном исходном адресе. С ростом разрядности счетчика понижается предельная частота его работы. Это объясняется тем, что с ростом разрядности счетчика  $n$  будет возрастать задержка поступления сигнала на вход C некоторого j-го разряда относительно времени поступления входного сигнала  $x_{сч}$  на вход C младшего разряда счетчика. Из временной диаграммы видно, что такая задержка может привести к искажению информации в счетчике (моменты времени 4 и 8). Для повышения быстродействия счетчики выполняют с параллельным переносом.



На рисунке 9 (а — функциональная схема; б — временная диаграмма) изображена функциональная схема счетчика с параллельным переносом.

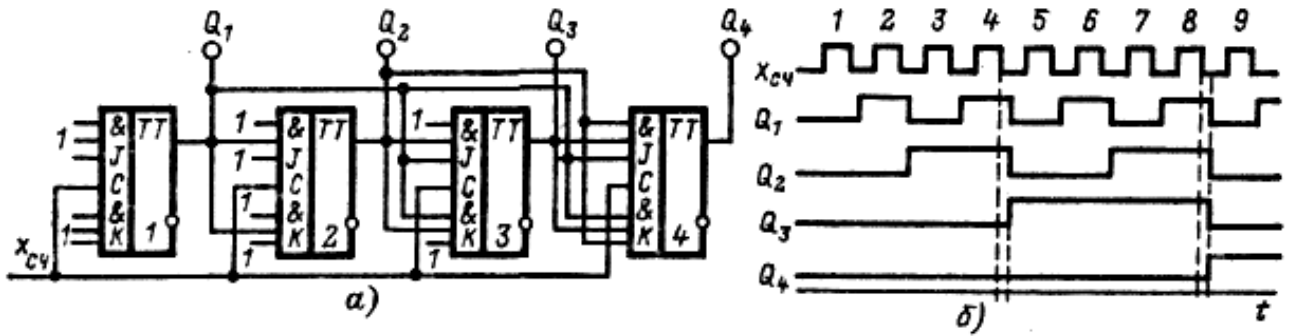


Рис. 9

Особенностью данной схемы является то, что выходы всех предыдущих разрядов подаются на входы J и K j-го триггера. Длительность переходного процесса в таком счетчике равна длительности переключения одного разряда. Из схемы видно, что с возрастанием порядкового номера триггера увеличивается число входов в элементах И JK-триггеров. А так как число входов J и K и нагрузочная способность выходов триггеров ограничены, то и разрядность счетчика с параллельным переносом невелика и равна обычно четырем. Поэтому при числе разрядов счетчика, большем максимального числа входов J и K, счетчик разбивают на группы и внутри каждой группы строят цепи параллельного переноса. Такой подход удобен и потому, что счетчики реализуют в виде интегральной микросхемы в отдельном корпусе. В этом случае при последовательном переносе просто осуществляется увеличение разрядности счетчика.

Вычитающие счетчики и реверсивные (настраиваемые на суммирование или вычитание) строятся аналогичным образом.

### 3 РЕГИСТРЫ

**Регистром** называется устройство, предназначенное для запоминания слова, а также для выполнения над словом некоторых логических преобразований. Регистр представляет собой совокупность триггеров, число которых соответствует числу разрядов в слове, и вспомогательных схем, обеспечивающих выполнение некоторых операций, среди которых могут быть:

- установка регистра в 0 («сброс»);
- прием слова из другого устройства (регистра, сумматора и т. д.);
- выдача слова из регистра (используется в схемах, предназначенных для работы на общий тракт передачи информации);
- сдвиг слова вправо или влево на требуемое число разрядов;
- преобразование последовательного кода слова в параллельный и наоборот;
- поразрядные логические операции.

На рисунке 10, приведены функциональная схема регистра и его условное обозначение.

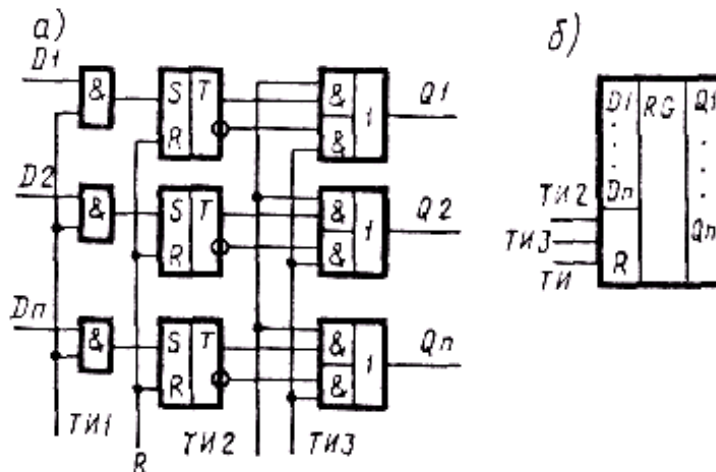


Рис. 10

Количество триггеров в регистре определяет разрядность записываемых и хранимых слов. Каждый триггер используется для записи одного разряда слова. Перед записью информации все триггеры управляющим сигналом  $R$  устанавливаются в состояние  $Q = 0$ . По тактирующему импульсу ТИ1 информация записывается в триггеры. Для формирования прямого кода  $Q$  на вход регистра подается тактирующий импульс  $T2$ , для обратного кода  $O$ ; импульс  $T3$ .

Регистры позволяют сдвигать записанную информацию вправо или влево. **Реверсивный сдвиговый регистр** - это регистр, в котором информация может быть сдвинута как вправо, так и влево.

На рисунке 11 показана схема приема информации в регистр с использованием парафазной передачи информации, при которой на одном из входов триггера обязательно присутствует сигнал 1, устанавливающий триггер в нужное состояние независимо от той информации, которая в нем хранилась.

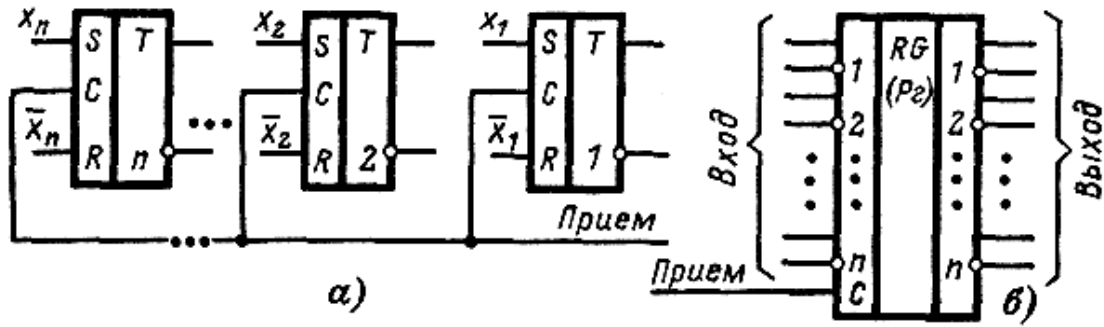
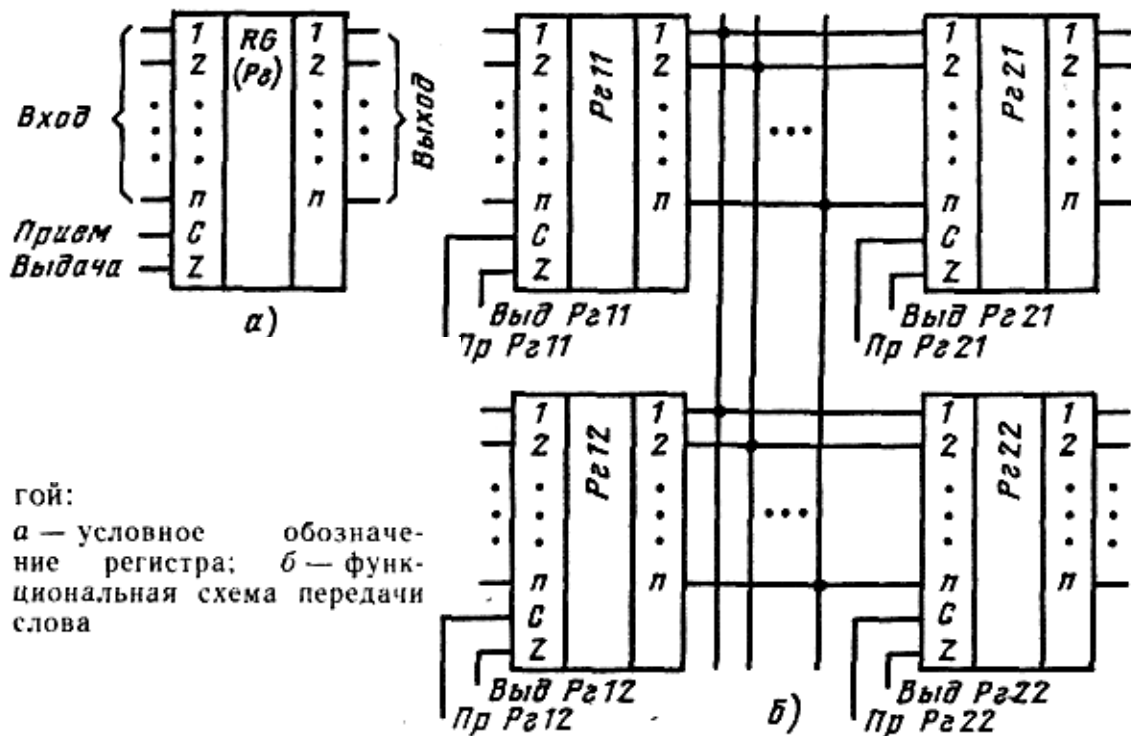


Рис. 11 - а — функциональная схема регистра; б — условное обозначение регистра

Регистр на D-триггерах позволяет принимать информацию без парафазного представления сигналов.

Регистры с отключаемыми выходами имеют дополнительный вход, устанавливающий режим выдачи кода с регистра или режим отключения регистра. Условное обозначение такого регистра показано на рис. 12, а.

Как правило, операция передачи слова с регистра выполняется в схемах с несколькими источниками информации, порознь подключенными к одному общему тракту передачи информации, и совмещается с операцией приема этого слова в регистр-приемник. Это показано на рис. 12, б, где слово передается из регистра  $Pz11$  в регистр  $Pz22$  под воздействием сигналов  $ВыдPz11$  и  $ПрPz22$ . Отсутствие сигнала  $ВыдPz12$  обеспечивает отключение от тракта передачи  $Pz12$ . При подаче сигналов  $ВыдPz12$  и  $ПрPz22$  осуществится передача сигнала из  $Pz12$  в  $Pz22$  и т. п.



гой:  
а — условное обозначение регистра; б — функциональная схема передачи слова

Рис. 12

**Операция сдвига кода** — это перемещение в регистре всех разрядов кода слова на одинаковое число разрядов влево или вправо. В этом случае разряды слова, вышедшие из разрядной сетки регистра влево (или вправо), теряются, а в освободившиеся при сдвиге разряда регистра записываются нули.

Функциональная схема **сдвигающего регистра** на RS-триггерах приведена на рисунке 13.

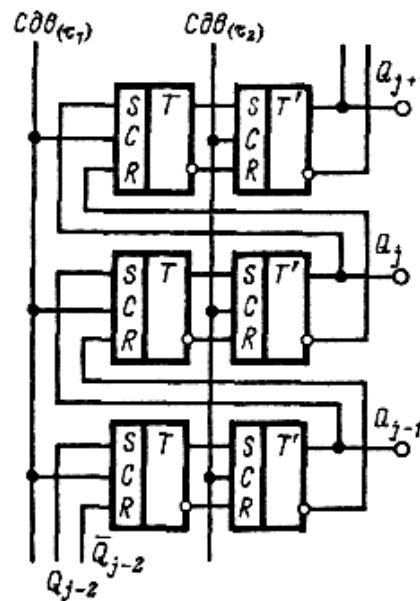


Рис. 13

Сигналом  $Cde(t)$  код в регистре передается со сдвигом с выходных (основных) триггеров на входные (дополнительные) триггеры соседних разрядов, а потом сигналом  $Cдв(\%2)$  переписывается с входных триггеров на выходные триггеры в тех же самых разрядах. Сигналы  $Cde(xi)$  и  $Cдв(тг)$  во времени не совпадают.

### ВОПРОСЫ НА ЗАКРЕПЛЕНИЕ МАТЕРИАЛА:

1. Что такое система логических элементов?
2. Что относится к основным параметрам системы логических элементов?
3. Типы интегральных элементов.
4. Что такое регистр?
5. Перечислите основные операции регистров.
6. Какие бывают регистры?
7. Что такое операция сдвига кода?
8. Что такое счетчик?
9. Какие бывают счетчики?
10. Основные функции счетчиков?
11. Что такое триггер?
12. Назовите состояния триггера.
13. Какие функции выполняет триггер?
14. Какие бывают триггеры?

### ДОМАШНЕЕ ЗАДАНИЕ:

#### Литература:

1. Горбунов В.Л., Панфилов Д.И., Преснухин Д.Л. Справочное пособие по микропроцессорам и микро-ЭВМ. – М.: Высшая школа, 1988, с. 35-63

#### Самостоятельная проработка:

1. Дешифраторы и шифраторы, общие сведения.
2. Функциональные схемы и принцип действия дешифраторов и шифраторов.
3. Классификация дешифраторов.

## **Тема: ЭЛЕКТРОННЫЕ УСТРОЙСТВА, ПОСТРОЕННЫЕ НА АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ**

**Цель:** студенты должны изучить:

- понятие принципиальной, структурной и функциональной схемы;
- основные сведения об интегральных микросхемах;
- особенности интегральных микросхем;
- понятие аналоговой интегральной микросхемы;
- структуру и принцип действия электронных устройств на аналоговых интегральных микросхемах.

### **ПЛАН:**

1. Основные обозначения и параметры микросхем.
2. Общие сведения об интегральных микросхемах.
3. Особенности интегральных схем.
4. Усилители низкой частоты на интегральных микросхемах.
5. Усилители мощности на интегральных микросхемах.

### **Ключевые термины:**

- микросхема;
- цифровая интегральная микросхема;
- аналоговая интегральная микросхема;
- принципиальная схема;
- структурная схема;
- функциональная схема;
- усилитель низкой частоты;
- усилитель мощности..

## **1 ОСНОВНЫЕ ОБОЗНАЧЕНИЯ И ПАРАМЕТРЫ МИКРОСХЕМ**

Для изображения электронных устройств и их узлов применяется три основных типа схем:

- принципиальная схема;
- структурная схема;
- функциональная схема.

Различаются они своим назначением и, самое главное, степенью детализации изображения устройств.

**Принципиальная схема** — наиболее подробная. Она обязательно показывает все использованные в устройстве элементы и все связи между ними. Если схема строится на основе микросхем, то должны быть показаны номера выводов всех входов и выходов этих микросхем. Принципиальная схема должна позволять полностью воспроизвести устройство. Обозначения принципиальной схемы наиболее жестко стандартизованы, отклонения от стандартов не рекомендуются.

**Структурная схема** — наименее подробная. Она предназначена для отображения общей структуры устройства, то есть его основных блоков, узлов, частей и главных связей между ними. Из структурной схемы должно быть понятно, зачем нужно данное устройство и что оно делает в основных режимах работы, как взаимодействуют его части. Обозначения структурной схемы могут быть довольно произвольными, хотя некоторые общепринятые правила все-таки лучше выполнять.

**Функциональная схема** представляет собой гибрид структурной и принципиальной. Некоторые наиболее простые блоки, узлы, части устройства отображаются на ней, как на структурной схеме, а остальные — как на принципиальной схеме. Функциональная схема дает возможность понять всю логику работы устройства, все его отличия от других подобных устройств, но не позволяет без дополнительной самостоятельной работы воспроизвести это устройство. Что касается обозначений, используемых на функциональных схемах, то в части, показанной как структура, они не стандартизованы, а в части, показанной как принципиальная схема, — стандартизованы.

В технической документации обязательно приводятся структурная или функциональная схема, а также обязательно принципиальная схема. В научных статьях и книгах чаще всего ограничиваются структурной или функциональной схемой, приводя принципиальные схемы только некоторых узлов.

## 2 ОБЩИЕ СВЕДЕНИЯ ОБ ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

По мере развития технологической и элементной базы микроминиатюризация аппаратуры прошла через этапы транзисторизации и микромодульного конструирования функциональных узлов. Современным этапом микроминиатюризации радиоэлектронной аппаратуры является применение **интегральных микросхем** (ИМС). В свою очередь, использование унифицированных функциональных узлов на основе интегральных микросхем позволит решить ряд технико-экономических задач:

- создание аппаратуры с минимальными размерами и массой;
- повышение срока службы и надежности аппаратуры;
- автоматизация технологических процессов сборки функциональных узлов и ремонта аппаратуры;
- уменьшение потребляемой энергии;
- снижение себестоимости.

Применение интегральных микросхем приводит к новым представлениям об оптимальном построении функциональных узлов, оказывает глубокое влияние на разработку, изготовление и ремонт аппаратуры. Построение усилительных устройств на основе интегральных микросхем базируется на многоцелевом использовании однотипных интегральных схем в сочетании с некоторыми внешними цепями и компонентами.

Интегральные микросхемы состоят из сотен активных и пассивных элементов, полученных в объеме и на поверхности полупроводникового кристалла в едином технологическом цикле. Эти элементы соответствующим образом соединены между собой и заключены в общий корпус. Планарная технология позволяет получить плотность упаковки в интегральных микросхемах в тысячи раз больше, чем плотность упаковки в микромодульной конструкции.

Интегральные микросхемы по своему назначению подразделяются на **аналоговые** и **цифровые**.

**Аналоговые интегральные микросхемы** предназначены для преобразования и усиления непрерывных сигналов. К ним предъявляются довольно жесткие требования с точки зрения стабильности характеристик и точности воспроизведения сигнала.

**Цифровые интегральные микросхемы** предназначены для передачи и переработки цифровой информации. В аналоговых интегральных устройствах применяются аналоговые интегральные микросхемы.

По технологическим признакам интегральные микросхемы подразделяются на **полупроводниковые**, **пленочные** и **гибридные**. Наибольшее распространение получили полупроводниковые интегральные схемы, у которых все элементы и межэлементные соединения выполнены в объеме и на поверхности полупроводникового кристалла. Пленочные и интегральные схемы выполняются на диэлектрической подложке путем напыления. Гибридные ИМС представляют собой комбинацию дискретных навесных активных компонентов и пленочных пассивных элементов, напыленных также на диэлектрической подложке.

На выпускаемые и разрабатываемые в нашей стране интегральные микросхемы установлена классификация и система обозначений. В соответствии с принятым ГОСТом 18682-73:

первый элемент - цифра, указывающая конструктивно-технологическое исполнение микросхемы:

1; 5; 7 - полупроводниковые;

2; 4; 6; 8 - гибридные;

3 - прочие (пленочные, вакуумные и т.д.);

второй элемент - две цифры, обозначающие порядковый номер разработки серии микросхем (от 00 до 99);

третий элемент - две буквы, обозначающие функциональное назначение микросхем;

четвертый элемент - порядковый номер разработки микросхем по функциональному признаку в данной серии.

Буквы К, КН, КР обозначают условия их приемки. Не останавливаясь на всем многообразии вариантов обозначений, приведем расшифровку буквенных обозначений микросхем, рассматриваемых в данном учебном пособии;

УН - усилитель низкой частоты;

УЕ - усилители-повторители;  
УИ - импульсные усилители;  
УВ - усилители высокой частоты;  
УР - усилители промежуточной частоты;  
ПС - преобразователи частоты;  
ДА - детекторы амплитудно-модулированных сигналов;  
ДС - детекторы частотно-модулированных сигналов;  
УД - операционные и дифференциальные усилители.

Первые два элемента обозначения определяют номер серии интегральных микросхем, объединяющих микросхемы, которые могут выполнять различные функции, имеют единое конструктивно-технологическое исполнение и предназначены для совместного применения.

### 3 ОСОБЕННОСТИ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

При создании первых образцов ИМС использовался ранее накопленный опыт в области производства и применения обычных транзисторных схем из дискретных компонентов. При этом практически полностью копировались транзисторные схемы. Однако по мере накопления опыта в области конструирования производства и применения ИМС подход к схемотехнике становится все более специфичным. Это связано со стремлением, с одной стороны, более плотно использовать выявившиеся возможности и особенности различных конструктивно-технологических методов микроэлектроники, с другой, обойти ограничения, существующие при изготовлении элементов.

При производстве ИМС относительная сложность изготовления элементов различных типов отличается от относительной сложности и стоимости изготовления аналогичных дискретных приборов. Так, например, изготовление пассивных элементов в полупроводниковых ИМС различных типов требует такого же количества операций, как и изготовление активных. Такое положение по-новому ориентирует разработчика схем, поскольку при построении схем на дискретных компонентах во многих случаях основным критерием в схемотехнике было сокращение числа активных приборов. В интегральных схемах транзистор занимает меньшую площадь, чем резистор или конденсатор, что является немаловажным фактором. В связи с этим в ИМС наметилась тенденция многофункционального использования транзисторов, причем они применяются в ИМС не только в качестве активных элементов. Транзисторы все чаще используются в двухполюсном включении в качестве диодов. При этом удается улучшить некоторые параметры, и появляется возможность их изменения за счет выбора соответствующего включения одного и того же транзистора. Транзисторы используются как конденсаторы малой емкости и как большие резисторы. Разработаны многоэмиттерные транзисторы, заменившие диодные сборки и обеспечивающие улучшение переходных характеристик логических схем.

Кроме того, наметилось стремление увеличить число транзисторов в схеме с целью ослабления требований к параметрам каждого транзистора в отдельности. Экономически более выгодно вместо одного транзистора с высокими параметрами использовать два транзистора со средними параметрами. Процент выхода годных схем, несмотря на некоторое увеличение числа компонентов, возрастает, а стоимость уменьшается. Поэтому в ИМС находят широкое применение так называемые составные транзисторы и каскадное включение транзисторов. Таким образом, старый принцип - чем проще схема, тем легче ее изготовить - применительно к планарной ИМС не всегда справедлив. Если в схемах с дискретными компонентами отношение количества транзисторов к числу пассивных элементов 1:8, 1:5, то в интегральных схемах 2:1.

Особенностью интегральной схемотехники помимо сказанного является также преимущественное использование усилителей постоянного тока с непосредственными связями, а также стремление использовать такие схемы, характеристики которых определяются в основном не абсолютными значениями элементов (например, резисторов), а соотношениями между их номиналами. Как уже говорилось ранее, технологические допуски на абсолютные величины элементов довольно высоки, в то время как соотношения между номиналами можно выдерживать с большой точностью.

Как известно, в транзисторных схемах широко используются комбинации транзисторов с различной проводимостью, р-п-р и п-р-п. В интегральных микросхемах предпочтение отдается схемам, в которых используются транзисторы с проводимостью одного типа. Применение в одной схеме р-п-р и п-р-п транзисторов усложняет технологический процесс, причем соответственно возрастает стоимость схем и уменьшается процент выхода годных.

Существующая технология, а также применение новых материалов и новых физических явлений позволяют создать приборы, в которых трудно найти аналогию с соответствующими схемами, выполненными на дискретных компонентах. Так, большая паразитная распределенная емкость пленочных и п/п резисторов используется для создания распределенных РС - структур, на основе которых выполняются фильтры. Эффект Ганна в арсениде галлия используется для построения генераторов и логических схем. В ИМС находят широкое применение полевые транзисторы. Это обусловлено тем, что полевые транзисторы позволяют получить высокую степень интеграции, упрощают технологические процессы.

В ИМС находят широкое применение многоэмиттерные транзисторы.

**Многоэмиттерный транзистор** представляет собой совокупность нескольких транзисторных структур, имеющих общий коллектор и базу. Все области эмиттеров образуются одновременно с соответствующими областями обыкновенного транзистора, поэтому все транзисторы имеют одинаковое распределение примесей в эмиттере, базе и коллекторе, одинаковые распределенные емкости переходов и одинаковые свойства коллекторов. Различие между многоэмиттерным и обычным транзисторами заключается в площадях коллекторных и эмиттерных переходов и числе эмиттеров, а также конструкции и взаимном расположении контактов. Многоэмиттерные транзисторы применяются в многоканальных переключающихся устройствах.

Следующая особенность интегральной схемотехники связана с затруднением в реализации избирательных цепей, поэтому в интегральной схемотехнике стараются использовать схемные решения, позволяющие реализовать избирательную частотную характеристику с использованием активных РС фильтров.

**Базовыми схемами аналоговых ИМС** необходимо считать многокаскадные усилители с непосредственной связью, охваченные глубокой отрицательной обратной связью, каскадные усилители с использованием составных транзисторов и дифференциальные усилители.

При проектировании многокаскадных усилителей переменного тока на дискретных элементах связь между каскадами осуществляется, как правило, через разделительные конденсаторы большого номинала. В ИМС конденсаторы большой емкости выполнить не удастся, поэтому усилители переменного тока используются для диапазона сравнительно высоких частот (мегагерц и выше). На более низких частотах, в частности звуковых, применяют непосредственную связь между каскадами, то есть используют усилители постоянного тока. Такие схемы могут работать как на низких, так и на высоких (до 100 МГц) частотах.

#### 4 УСИЛИТЕЛИ НИЗКОЙ ЧАСТОТЫ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

Для построения усилителей низкой частоты используются ИМС с буквами УН. Рассмотрим внутреннюю принципиальную схему ИМС К118УН1, рис. 1.

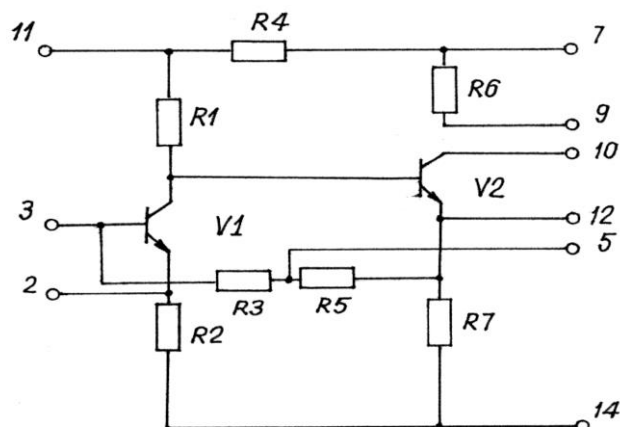


Рис. 1 - Принципиальная схема ИМС К118УН1

Каждый из двух каскадов усилителя выполнен по схеме с общим эмиттером, причем коэффициент усиления можно изменять путем подключения внешней нагрузки между выводом 10 и 9 или 7; через резисторы R3 и R5, соединяющие эмиттер V2 и базу V1, осуществляется межкаскадная отрицательная обратная связь внутри микросхемы. Вывод микросхемы 7 предназначен для подачи напряжения питания, а вывод 14 - для подключения общего провода. Вывод 11 позволяет подключать внешний

конденсатор развязывающего фильтра. Используя выводы 2,5 и 12, путем подключения внешних элементов можно применять различные виды обратной связи.

Сама по себе данная ИМС не выполняет ни одну из функций обработки сигнала, но схема ее составлена так, что при определенном способе внешних соединений (схеме включений) она обеспечивает многофункциональное использование и разработку усилителей самыми разнообразными техническими условиями. Так, например, на основе ИМС К118УН1 можно собрать:

**Вариант 1.** Двухкаскадный усилитель низкой частоты (рис. 2), в котором оба каскада выполнены по схеме с общим эмиттером, причем коэффициент усиления второго каскада можно изменять путем подключения внешнего резистора R2 между выводами 10 и 9.

Во входную (вывод 3) и выходную (вывод 10) цепи включены разделительные емкости C1 и C4, номиналами которых определяется  $f_n$ . C2 совместно с внутренним резистором R4 составляют развязывающий фильтр. Включение емкости C3 между выводом 12 и 14 (корпус) позволяет исключить последовательную ООС по току во втором каскаде.

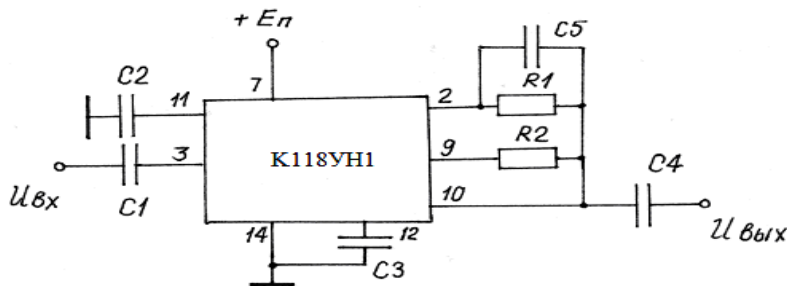


Рис. 2 - Схема включения ИМС К118УН1 (вариант 1)

Подключение внешнего резистора R1 между выводами 10 и 2 позволяет охватить оба каскада последовательной ООС по напряжению. Коэффициент усиления усилителя, собранного по схеме рис. 2, практически зависит от величины R1. Чем больше R1, тем меньше коэффициент передачи цепи ООС, следовательно, коэффициент усиления больше. Для ограничения полосы пропускания со стороны верхних частот следует параллельно R1 подключить емкость C5. В этом случае осуществляется частотно-зависимая ООС. С увеличением частоты емкостное сопротивление уменьшается, следовательно, увеличивается глубина ООС, что приводит к уменьшению коэффициента усиления. Номинал емкости C5 рассчитывают исходя из заданной верхней граничной частоты.

**Вариант 2.** Двухкаскадный усилитель (рис. 3), в котором первый каскад выполнен с ОЭ а второй - с ОК.

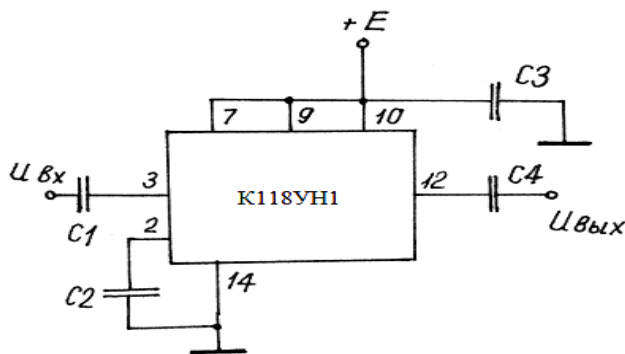


Рис. 3 - Схема включения ИМС К118УН1 (вариант 2)

Для этого выводы 7, 9 и 10 закорачиваются через C3 на корпус. Выходное напряжение  $U_{вых}$  снимается с эмиттера V2. Подключение C2 устраняет последовательную ООС по току в первом каскаде. В усилителе, собранном по схеме рис.17.3, имеет место параллельная ООС по напряжению (через R3, R5). Эта же цепь служит одновременно для смещения V1 фиксированным током базы.

**Вариант 3.** Двухкаскадный усилитель (рис. 4), в котором оба каскада охвачены последовательной ООС по напряжению (R2 и C5 между выводами 2 и 10) и параллельной ООС по напряжению (C3, C4 между выводами 10 и 5). Применение различных видов обратной связи позволяет улучшить показатели усилителя. Так, УНЧ, собранный по схеме рис. 7.4, имеет:  $f_n = 30\text{Гц}$ ,  $f_e = 20\text{кГц}$ ,  $K_o = 100$ ,  $R_{ex} = 50\text{кОм}$ .



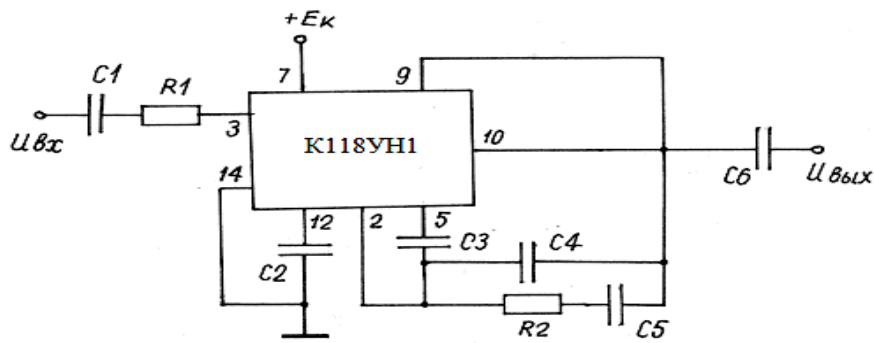


Рис. 4 - Схема включения ИМС К118УН1 (вариант 3)

Радиоинженер, разобравшись в принципиальной схеме ИМС, на ее основе может разработать и собрать десятки устройств с самыми разнообразными техническими устройствами. Но для этого надо хорошо знать структуру и принципиальную схему ИМС.

## 5 УСИЛИТЕЛЬ МОЩНОСТИ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

Для построения усилителей мощности используются ИМС серии 174, которые представляют собой предварительные и оконечные усилители звуковой частоты. Рассмотрим принципиальную схему ИМС 174 УН5, рис. 5, используемую в выходных усилителях звуковоспроизводящих устройств.

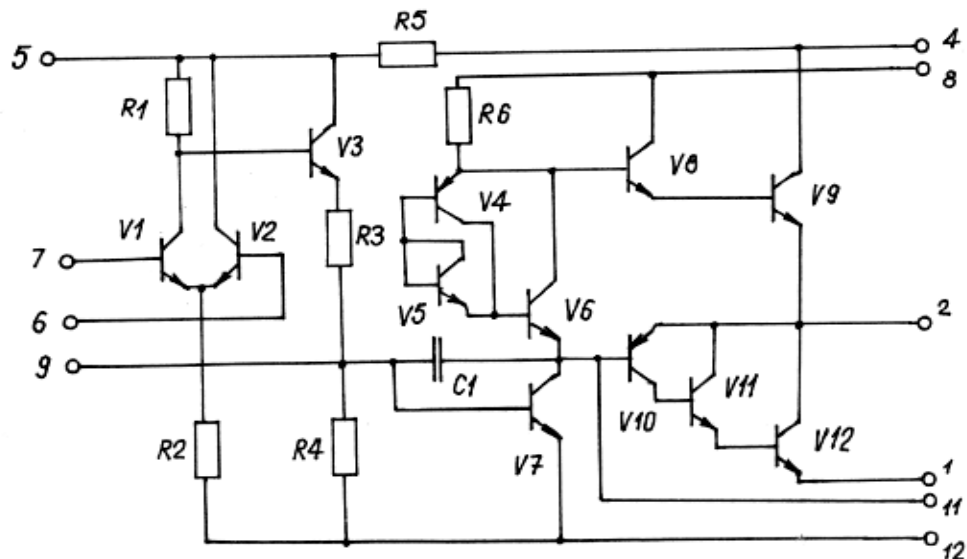


Рис. 5 - Принципиальная схема ИМС 174УН5

Выходной каскад построен на составных транзисторах. Верхнее плечо V8, V9 представляет собой составной транзистор с ОК, нижнее плечо построено на транзисторах V10, V11, V12. В отличие от верхнего плеча нижнее плечо имеет буферный эмиттерный повторитель на V11, восполняющий недостаточную способность усиливать ток транзистора V10 р-п-р структуры.

Входной дифференциальный каскад собран на транзисторах V1 и V2. Усиленный сигнал снимается только с коллектора V1, т.е. имеет несимметричный выход. Поэтому для согласования потенциальных уровней применяется схема сдвига уровня постоянного напряжения на элементах V3 (буферный эмиттерный повторитель) и R3, R4 (делитель напряжения).

Второй предвыходной каскад собран на транзисторе V7 с сопротивлением нагрузки R6. В цепи коллектора V7 подключен транзистор V6 в диодном включении для подачи напряжения смещения на выходные транзисторы V8 и V10. Транзисторы V4V8 подключены для стабилизации точек покоя.

Схема включения ИМС К174УН5 приведена на рис. 6.

Назначение внешних компонентов:

C1 - разделительная емкость, номиналом которой определяется нижняя граничная частота;

C2 - емкость развязывающего фильтра;

R1R2 - делитель напряжения, определяющий рабочую точку V1 ;

$C3$  - корректирующая емкость, обеспечивающая устойчивую работу ИМС;

$R3$ - внешняя нагрузка;

$R4$  и  $R5$  (параллельно  $C5R6$ ) составляют делитель в цепи последовательной ООС по напряжению.

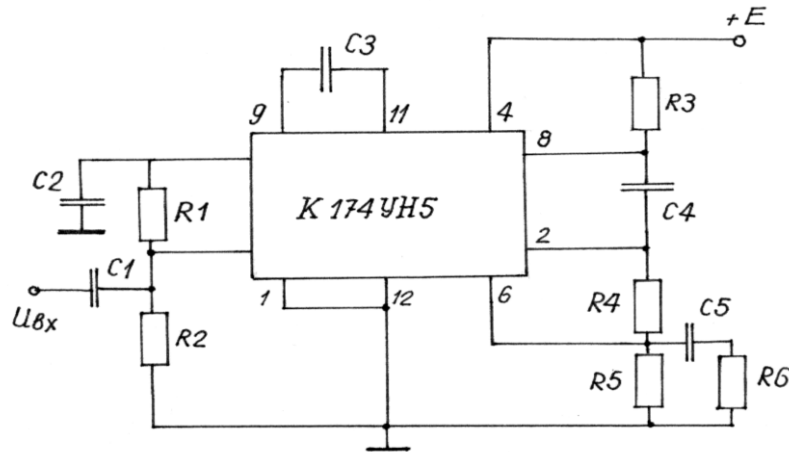


Рис. 6 - Схема включения ИМС K118UH5

Напряжение ООС подается на базу  $V2$  (вывод 6). Глубина ОС по постоянной составляющей, а также на НЧ несколько больше за счет влияния  $C5$ . Эта емкость рассчитывается по заданной верхней граничной частоте. Конденсатор  $E4$  позволяет включить нагрузочное сопротивление предвыходного каскада ( $R6$ ) по переменному току между базой и эмиттером составных транзисторов.

### ВОПРОСЫ НА ЗАКРЕПЛЕНИЕ МАТЕРИАЛА:

1. Какая схема называется принципиальной?
2. Какая схема называется функциональной?
3. Какая схема называется структурной?
4. Что такое микросхема?
5. Что такое интегральная микросхема?
6. По каким признакам классифицируются интегральные микросхемы?
7. Что такое аналоговая интегральная микросхема?
8. Что такое цифровая интегральная микросхема?
9. Какие особенности интегральных аналоговых микросхем вы знаете?
10. Какие электронные устройства построенные на аналоговых интегральных микросхемах вы знаете?

### ДОМАШНЕЕ ЗАДАНИЕ:

#### Литература:

1. Смит Д. Сопряжение компьютеров с внешними устройствами. Уроки реализации. - М.: Мир, 2000. - с. 30-45.

#### Самостоятельная проработка:

1. Особенности интегральных микросхем.
2. Маркировка интегральных схем.

## ЛИТЕРАТУРА

1. Горбунов В.Л., Панфилов Д.И., Преснухин Д.Л. Справочное пособие по микропроцессорам и микро-ЭВМ. – М.: Высшая школа, 1988.
2. Забродин Ю.С. Промышленная электроника: Учебник для вузов. - М.: Высшая школа, 1982.
3. Криштафович А.К. Промышленная электроника: Учебник для учащихся техникумов. – М.: Высшая школа, 1984.
4. Новиков П.Н., Кауфман В.Я. Задачник по электротехнике с основами промышленной электроники. - М.: Высшая школа, 1975.
5. Полещук В.И. Задачник по электронике: практикум для студ. сред. проф. образования. - М: Академия, 2008.
6. Руденко В.С., Сенько В.И., Трифонюк В.В. Приборы и устройства промышленной электроники. - К.: Техника, 1990.
7. Стахів П.Г., Коруд В.І. Основи електроніки з елементами мікроелектроніки: Навчальний посібник. - Львів: Магнолія плюс, 2006.
8. Скаржепа В.А., Новацький А.А., Сенько В.И. Электроника и микросхемотехника: Лабораторный практикум. - К.: Выща школа, 1989.
9. Смит Д. Сопряжение компьютеров с внешними устройствами. Уроки реализации. - М.: Мир, 2000. - с. 30-45.